

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/006660

International filing date: 05 April 2005 (05.04.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-111403
Filing date: 05 April 2004 (05.04.2004)

Date of receipt at the International Bureau: 20 May 2005 (20.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

20.4.2005

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 4月 5日
Date of Application:

出願番号 特願2004-111403
Application Number:
[ST. 10/C] : [JP2004-111403]

出願人 日本電気株式会社
Applicant(s):

2005年 2月 4日

特許庁長官
Commissioner,
Japan Patent Office

小川

洋

【書類名】	特許願	
【整理番号】	34103861	
【あて先】	特許庁長官殿	
【国際特許分類】	H01L 31/108 G02B 6/12	
【発明者】		
【住所又は居所】	東京都港区芝五丁目 7番 1号 式会社内	日本電気株
【氏名】	大橋 啓之	
【発明者】		
【住所又は居所】	東京都港区芝五丁目 7番 1号 式会社内	日本電気株
【氏名】	石 勉	
【発明者】		
【住所又は居所】	東京都港区芝五丁目 7番 1号 式会社内	日本電気株
【氏名】	馬場 寿夫	
【発明者】		
【住所又は居所】	東京都港区芝五丁目 7番 1号 式会社内	日本電気株
【氏名】	藤方 潤一	
【特許出願人】		
【識別番号】	000004237	
【氏名又は名称】	日本電気株式会社	
【代理人】		
【識別番号】	100109313	
【弁理士】		
【氏名又は名称】	机 昌彦	
【電話番号】	03-3454-1111	
【選任した代理人】		
【識別番号】	100085268	
【弁理士】		
【氏名又は名称】	河合 信明	
【電話番号】	03-3454-1111	
【選任した代理人】		
【識別番号】	100111637	
【弁理士】		
【氏名又は名称】	谷澤 靖久	
【電話番号】	03-3454-1111	
【手数料の表示】		
【予納台帳番号】	191928	
【納付金額】	16,000円	
【提出物件の目録】		
【物件名】	特許請求の範囲 1	
【物件名】	明細書 1	
【物件名】	図面 1	
【物件名】	要約書 1	
【包括委任状番号】	0213988	

【書類名】特許請求の範囲**【請求項 1】**

半導体の表面に導電膜を備えたショットキー障壁型のフォトダイオードであって、前記導電膜は、膜面に入射した光が前記膜面に励起する表面プラズモンに共鳴状態を起させるための周期構造と、前記励起された表面プラズモンが前記導電膜と前記半導体との界面に近接場光を含むフォトンを励起するように設けた穴を有し、前記半導体が前記導電膜に接してショットキー障壁が現れる領域のサイズを前記穴のサイズとほぼ等しくしたことを特徴とするフォトダイオード。

【請求項 2】

直径が入射光の波長より小さな穴と前記穴を中心とした周期的な凹凸を表面に有する導電膜と、前記穴の底部で前記導電膜と接する半導体を備え、前記導電膜の表面に入射する前記入射光を光電変換し、前記半導体に電気的に接続する電極と前記導電膜とを電気端子とすることを特徴とするフォトダイオード。

【請求項 3】

前記導電膜と前記半導体とは前記両者が接する部位でショットキー接合を形成していることを特徴とする請求項 2 に記載のフォトダイオード。

【請求項 4】

前記穴は底面を有し前記表面に対向する前記半導体と接する裏面は均質な面であることを特徴とする請求項 3 に記載のフォトダイオード。

【請求項 5】

前記ショットキー接合面に接するもしくは入射光の波長より小さな距離だけ離れて波長より小さな寸法を持つ一つあるいは複数の導電体が存在することを特徴とする請求項 4 に記載のフォトダイオード。

【請求項 6】

前記導電体が前記穴の中に存在することを特徴とする請求項 4 に記載のフォトダイオード。

【請求項 7】

前記導電体が前記半導体の中に存在することを特徴とする請求項 4 に記載のフォトダイオード。

【請求項 8】

前記導電体が前記導電膜と同一基材であることを特徴とする請求項 4 に記載のフォトダイオード。

【請求項 9】

前記前記導電膜の表面には、さらに入射光に対する反射防止膜を備えることを特徴とする請求項 4 乃至 8 の何れかに記載のフォトダイオード。

【請求項 10】

前記導電膜の表面には、さらに誘電体膜を備えることを特徴とする請求項 4 乃至 8 の何れかに記載のフォトダイオード。

【請求項 11】

前記誘電体膜の上にはさらに入射光に対する反射防止膜を備えることを特徴とする請求項 10 に記載のフォトダイオード。

【請求項 12】

直径が入射光の波長より小さく、等間隔に配列された複数の穴を有する導電膜と、前記複数の穴の底部で前記導電膜と接する半導体を備え、前記導電膜の表面に入射する前記入射光を光電変換し、前記半導体に電気的に接続する電極と前記導電膜とを電気端子とすることを特徴とするフォトダイオード。

【請求項 13】

前記導電膜と前記半導体とは両者が接する部位でショットキー接合を形成していることを

特徴とする請求項 12 に記載のフォトダイオード。

【請求項 14】

前記穴は底面を有し前記表面に対向する前記半導体と接する裏面は均質な面であることを特徴とする請求項 12 に記載のフォトダイオード。

【請求項 15】

前記ショットキー接合面に接するかもしくは入射光の波長より小さな距離だけ離れて波長より小さな寸法を持つ一つあるいは複数の導電体が存在することを特徴とする請求項 14 に記載のフォトダイオード。

【請求項 16】

前記導電体が前記穴の中に存在することを特徴とする請求項 14 に記載のフォトダイオード。

【請求項 17】

前記導電体が前記半導体の中に存在することを特徴とする請求項 14 に記載のフォトダイオード。

【請求項 18】

前記導電体が前記導電膜と同一基材であることを特徴とする請求項 14 に記載のフォトダイオード。

【請求項 19】

前記前記導電膜の表面には、さらに入射光に対する反射防止膜を備えることを特徴とする請求項 14 乃至 18 の何れかに記載のフォトダイオード。

【請求項 20】

前記導電膜の表面には、さらに誘電体膜を備えることを特徴とする請求項 14 乃至 18 の何れかに記載のフォトダイオード。

【請求項 21】

前記誘電体膜の上にはさらに入射光に対する反射防止膜を備えることを特徴とする請求項 20 に記載のフォトダイオード。

【請求項 22】

前記半導体に電気的に接続する電極と前記導電膜とが同一面に位置するプレーナ型素子であることを特徴とする請求項 1 乃至 21 の何れかに記載のフォトダイオード。

【請求項 23】

直径が入射光の波長より小さな穴と表面に前記穴を中心とした周期的な凹凸を有する導電膜と、前記穴の底部で前記導電膜と接する半導体を備え、前記導電膜の表面に入射する前記入射光を光電変換し、前記半導体に電気的に接続する電極と前記導電膜とを電気端子とするフォトダイオードにおいて、

前記半導体表面上の前記導電膜と接して前記光電変換を行う領域の面積を限定して形成する工程と、

前記半導体表面に設けた前記導電膜に前記領域に目合わせして前記穴と前記周期的な凹凸を形成する工程を含む、

ことを特徴とするフォトダイオードの製造方法。

【請求項 24】

直径が入射光の波長より小さく、等間隔に配列された複数の穴を有する導電膜と、前記複数の穴の底部で前記導電膜と接する半導体を備え、前記導電膜の表面に入射する前記入射光を光電変換し、前記半導体に電気的に接続する電極と前記導電膜とを電気端子とすることを特徴とするフォトダイオードにおいて、

前記半導体表面上の前記導電膜と接して前記光電変換を行う複数の領域の面積を限定して形成する工程と、

前記半導体表面に設けた前記導電膜に前記複数の領域に目合わせして前記穴を形成する工程を含む、

ことを特徴とするフォトダイオードの製造方法。

【書類名】明細書

【発明の名称】 フォトダイオードとその製造方法

【技術分野】

[0 0 0 1]

本発明は、情報処理および通信分野において必要となる、赤外を含む光の信号を高速に電気信号へ変換するフォトダイオードとその製造方法に関する。

【背景技術】

【0 0 0 2】

光信号を電気信号に高速変換する手段としてフォトダイオードが多く用いられる。その代表的なものは p-i-n 型フォトダイオードである。p-i-n 型フォトダイオードは、図 20 に示すように、真性半導体の i 層 51 を p 型半導体の p 層 52 および n 型半導体の n 層 53 ではさんだ構造になっている。バイアス電源 56 により逆バイアス電圧を加えると、高抵抗の i 層 51 ほぼ全域が電荷キャリアの空乏層になる。入射光 57 のフォトンは主に i 層 51 で吸収されて電子・正孔対を生成する。発生した電子および正孔は逆バイアス電圧により空乏層内を各々反対の方向にドリフトして電流を生じ、負荷抵抗 50 で信号電圧として検出される。この光電変換の応答速度を制限する要因の主なものは、負荷抵抗 50 の空乏層が作る電気容量の積で決まる回路時定数と、空乏層を電子および正孔が通過するに要するキャリア走行時間である。

[0 0 0 3]

キャリア走行時間の短いフォトダイオードには、ショットキー型のフォトダイオードがある。これは図21に示すように、半導体のn層あるいはn-層61に半透明金属膜66が接した構造を持つ。n層あるいはn-層61の半透明金属膜に接する界面付近にはショットキー障壁ができる。このショットキー障壁付近は半透明金属膜66からn層あるいはn-層61に電子が拡散して空乏層になる。この状態で入射光67が照射されるとn層あるいはn-層61に電子が生成され、逆バイアス電圧により空乏層内をドリフトする。図20に示したp-i-n型フォトダイオードではフォトン吸収のためにi層51すなわち空乏層に十分な厚みを持たせる必要があるのに対し、ショットキーフォトダイオードでは空乏層を比較的薄くすることが可能であるため、キャリア走行時間を短くすることができる。また、素子表面層での光吸収を有効に利用することができる。一方、回路時定数を短くするために負荷抵抗の値を小さくすると、取り出せる再生信号の電圧が下がる。したがって空乏層の電気容量を減らすことは再生信号のS/N比を良くするために必要なことがらである。特に、ショットキーフォトダイオードなどでキャリア走行時間を短くするために空乏層を薄くすると電気容量は増加することから、高速化のためには空乏層あるいはショットキー接合の面積を減らす必要がある。しかし、接合面積を減らすことは信号光の利用効率を低下させるため、再生信号のS/N比が劣化するという問題を生ずる。

[0 0 0 4]

これらの課題に対し、近年の技術の発展に伴い、この種の光電変換デバイスにおいては、金属表面プラズモンを利用して従来よりもデバイスを高速化・小型化するための種々の試みが行われている。

例えば、特許文献1に記載されている光検出器の中に、半導体の同一面上に2つの電極を設置した金属／半導体／金属(MSM)デバイスがある。このMSM型光検出器は、一般に2つの電極附近にショットキー障壁を持ったショットキーフォトダイオードの一種である。電極を透過した光の一部は半導体で吸収されて自由電子を生成する。このようなMSM型光検出器においては、量子効率を上げる目的で半導体を厚くすると電子の伝播距離が増すために動作速度が低下するという問題が現れる。この動作速度低下を防ぐため、特許文献1に記載の光検出器では金属の電極が周期的な凹凸に沿って設けられることで、入射光を金属電極の表面プラズモンと効率よく結合させて光検出器内に伝播させる仕組みを提案している。

また、特許文献2記載の光素子の製造方法においては、半導体上に金属膜を形成し、その一部を酸化して光透過性絶縁パターンを形成することでMSM型受光素子を製造する方法

を述べている。

さらに、特許文献3に記載されている受光素子では、その光透過性の絶縁パターンの幅を波長以下の寸法にして光透過性絶縁パターンの両脇にある金属膜の端部から発生する近接場光を利用してMSM型受光素子の応答を高速化することが述べられている。

また、特許文献4に記載されている光電子カプラにおいては、半導体上に規則的な間隔を持つ並ぶ交差指型の金属電極を正極と負極が入れ子になって向かい合うように配置するデバイス構造が用いられている。これにより、入射光と透過光、反射光、表面プラズモンポラリトンなどの間を共振により結合させる技術について述べている。光電子カプラ技術を用いたこの文献のMSM型受光素子では、入射光が生成する自由電子が入射光と表面プラズモンとの結合により強められることが述べられている。

さらに、特許文献5に記載されている光起電力デバイスにおいては、p-n接合を持つ複数の球形状の半導体を挟んだ2つの電極の一方に周期的に配列させた開口あるいは凹部を設けることが述べられている。この技術は、周期的な形状を持つ電極における表面プラズモンと入射光とを共鳴させることを利用している。

【0 0 0 5】

【特許文献1】特開昭59-108376号公報 (第4-16頁、図1~3)

【特許文献2】特許第2666888号公報 (第3-4頁、図2)

【特許文献2】特許第2000033号公報 (第6頁、図1)

〔特許文献3〕特許第2700575号公報(第26-33頁、図1)

【特許文献4】特表平10-509800号公報 (第20-33頁、図1)
【特許文献5】特開2002-76410号公報 (第6-9頁、図1)

【特許文書】
【発明の開示】

【発明の開示】 【発明の解説】ヒューリスティクス課題

光明力解次

【0006】 フォトダイオードの応答を高速化するためには、空乏層を薄くしてキャリア走行時間を短くすること、および空乏層の面積を小さくして回路時定数を小さくすることが必要となる。しかし、これらの手段にはフォトンを電子・正孔対に変換する量子効率すなわち信号の利用効率を低下させるため、S/N比の低下を伴うという問題がある。特に、空乏層の面積を小さくするために、光の入射窓の大きさを波長程度以下のサイズにすると、回折限界により透過する光の強度は大幅に減衰してしまう。このため、フォトダイオードの接合面積を1平方ミクロン以下にすることはほとんど不可能であった。

面積を1平方ヘクタール以下にすることによって、この欠陥を解消することができる。しかし、この種の受光素子においては、信号光がない場合にも流れる暗電流がノイズ源として問題になる。暗電流は熱による電荷キャリアの生成などにより流れるため温度依存性が大きい。また、電子・正孔対を生成する領域の体積が大きいほど暗電流は多くなる。ショットキー型のフォトダイオードでは金属と半導体を格子整合させることができないためある種の欠陥が空乏層に生ずる。この欠陥は電荷キャリアの生成中心となり暗電流を増やす方向に働くという問題がある。

本発明の目的は、フォトダイオードの信号強度を確保しながら応答速度を高速化するためのデバイス構造を提供することにある。また、従来に比べてデバイスを1ミクロン程度あるいはそれ以下まで大幅に小型化することによって量産および集積化が容易な構造を与えるとともに、高速化、低消費電力化、小さな温度依存性、および低ノイズ化を可能にすることも本発明の目的である。

【課題を解決するための手段】

[0 0 0 7]

本発明のフォトダイオードは、半導体の表面に導電膜を備えたショットキー障壁型のフォトダイオードであって、導電膜は、膜面に入射した光が膜面に励起する表面プラズモンと共鳴状態を起させるための周期構造と、励起された表面プラズモンが導電膜と半導体とに近接場光を含むフォトンを励起するように設けた導波機構を有し、半導体が導電膜に接してショットキー障壁が現れる領域のサイズを導波機構のサイズとほぼ等しくしたことを特徴とする。

[0 0 0 8]

また、本発明のフォトダイオードは、直径が入射光の波長より小さな穴と穴を中心とした周期的な凹凸を表面に有する導電膜と、穴の底部で導電膜と接する半導体を備え、導電膜の表面に入射する入射光を光電変換し、半導体に電気的に接続する電極と上記導電膜とを電気端子とすることを特徴とする。

穴の底部は貫通している場合と貫通せずに導電膜が残っている場合を含む。

導電膜と半導体とは両者が接する部位でショットキー接合を形成している。

穴の底部が貫通する場合は穴の周囲でショットキー接合を形成している。

ショットキー接合と入射光の波長より短い距離だけ離れた場所に波長より小さな寸法を持つ導電性の部材を有しても良い。

穴の平面形状は円、橢円、長円、あるいは中央部がくびれたひょうたん型やスリット形状であっても良いが、穴の外周の対向する最短距離が入射光の波長よりも小さいことを特徴とする。

導電膜の表面には、さらに誘電体膜を備えても良い。

導電膜の表面には、さらに入射光に対する反射防止膜を備えても良い。

誘電体膜の上にはさらに入射光に対する反射防止膜を備えても良い。

【0009】

また本発明の別なるフォトダイオードは、直径が入射光の波長より小さく、等間隔に配列された複数の穴を有する導電膜と、複数の穴の底部で導電膜と接する半導体を備え、導電膜の表面に入射する入射光を光電変換し、半導体に電気的に接続する電極と導電膜とを電気端子とすることを特徴とする。

導電膜と半導体とは両者が接する部位でショットキー接合を形成している。

ショットキー接合のサイズは、発生する近接場光を有効に利用するためには、その外周の対向する最短距離Sが上記穴の外周の対向する最短距離Hに対し $H/2 < S < 4H$ の範囲であることが好ましく、より好ましくは $3H/4 < S < 2H$ の範囲である。

穴は底面を有し表面に対向する半導体と接する裏面は均質な面である。

ショットキー接合と入射光の波長より短い距離だけ離れた場所に波長より小さな寸法を持つ導電性の部材を有しても良い。

導電膜の表面には、さらに誘電体膜を備えても良い。

導電膜の表面には、さらに入射光に対する反射防止膜を備えても良い。

誘電体膜の上にはさらに入射光に対する反射防止膜を備えても良い。

上記2つのフォトダイオードは、半導体に電気的に接続する電極と導電膜とが同一面に位置するプレーナ型素子である。

上記ショットキー接合の界面にはフォトダイオードの動作を妨げない範囲の絶縁物、例えば2nm程度以下の膜状あるいはクラスタ状などの酸化物が存在しても良い。

【0010】

また、本発明のフォトダイオードの製造方法は、直径が入射光の波長より小さな穴と表面に穴を中心とした周期的な凹凸を有する導電膜と、穴の底部で導電膜と接する半導体を備え、導電膜の表面に入射する入射光を光電変換し、半導体に電気的に接続する電極と導電膜とを電気端子とするフォトダイオードにおいて、半導体表面上の導電膜と接して光電変換を行う領域の面積を限定して形成する工程と、半導体表面に設けた導電膜に領域に目合わせして穴と周期的な凹凸を形成する工程を含むことを特徴とする。

また、本発明の別なるフォトダイオードの製造方法は、直径が入射光の波長より小さく、等間隔に配列された複数の穴を有する導電膜と、複数の穴の底部で導電膜と接する半導体を備え、導電膜の表面に入射する入射光を光電変換し、半導体に電気的に接続する電極と導電膜とを電気端子とすることを特徴とするフォトダイオードにおいて、半導体表面上の導電膜と接して光電変換を行う複数の領域の面積を限定して形成する工程と、半導体表面に設けた導電膜に複数の領域に目合わせして穴を形成する工程を含むことを特徴とする。

[作用]

波長以下の微小な穴を持つ金属膜に入射した光はほとんど透過することができない。しかし、微小な穴の周囲に周期的な凹凸を設けて入射光と金属膜の表面プラズモンを結合さ

せて共鳴状態を作ることにより、透過光強度を大幅に増強することができる事が知られている。この効果はプラズモン増強と呼ばれる。一方、微小な穴の入射光と反対側（光の出口付近）には近接場光と呼ばれるフォトンの染み出し状態が現れる。周期的な凹凸によるプラズモン増強はこの近接場光も大幅に増強する事が知られている。その結果、微小な穴の出口付近には100 nm程度あるいはそれ以下の狭い範囲で指数関数的に減衰する強い近接場光を生ずる。

この近接場光は、金属膜の周期構造や金属膜に接する物質の屈折率の影響を受けてその強度及び染み出しの範囲が変化するが、出口側に半導体などの物質が存在する場合にも現れる。この微小な穴付近に局在化した近接場光は半導体中においては電子・正孔対の生成など通常の光と同様の物理作用を行う。

このようにプラズモン増強で強められた近接場光の領域と空乏層領域とが重なるように金属の形状および半導体のキャリア濃度を調整することで、極めて狭い領域でフォトンによる電子・正孔対生成を行うことができる。これにより、高い量子効率と高速な応答および暗電流の低減を同時に実現させることができ可能になる。

なお、上記微小な穴からは近接場光以外の伝播光も出射される。伝播光は微小な穴から離れるにつれてほぼ距離の2乗に反比例して強度が弱まる。従って、伝播光成分についても半導体内に入るフォトンの密度は微小な穴付近が最も高くなる。その結果、伝播光も大半はショットキー接合の近傍で電荷キャリア対を生成するようになる。実際には、近接場光による光電流と伝播光による光電流の両方の和が流れれる。

光の出口付近に波長より小さい寸法の導電性の部材を配置することにより、その導電性部材に局在表面プラズモンを発生させて強い近接場の比率を増やすことが可能になる。フォトダイオードの通常の回路構成では、信号電圧を検出する負荷抵抗と接合電気容量の積がほぼ回路の時定数になる。したがって、本発明のフォトダイオードは接合面積を小さくすることで電気容量を大幅に低減できる。その結果、本発明のフォトダイオードを用いた回路は、極めて高速な応答が可能になる。また、同一の時定数であれば、負荷抵抗を大きくすることで高い信号電圧を得ることができる。さらに、空乏層の体積を減らすことで暗電流の少ないフォトダイオードを得ることが可能になる。

本発明が有効な光の周波数領域は、フォトンのエネルギーが半導体のバンドギャップより大きい周波数以下で、かつ金属膜中の自由電子のプラズマ振動周波数以上の範囲であり、可視光、近赤外光、および遠赤外光を含む全ての電磁波領域に適用される。

【発明の効果】

【0011】

本発明によれば、接合電気容量が極めて小さいフォトダイオードを得ることができる。これにより、高速応答する広帯域な光電変換回路を作ることができる。また、負荷抵抗を大きくすることで高い信号出力電圧を得ることが可能になるため回路後段の増幅器の増幅率を小さくできる、あるいは増幅器を用いないですむという利点を生ずる。これにより、回路を簡素化して製造コストを低減すると共に、消費電力の少ない回路を実現するためのデバイスを提供する。

【発明を実施するための最良の形態】

【0012】

次に、本発明の実施の形態について図面を参照して詳細に説明する。

【実施例1】

【0013】

【構造】

図1は本発明の第1の実施の形態であるプレーナ型のショットキーフォトダイオードの斜視断面を示す図である。図2はその断面を拡大した図である。図3は電極配置の第1の実施例を示す平面図である。

プレーナ型のショットキーフォトダイオードは、SOI (Silicon-On-Insulator) など表面が絶縁性であるかまたは半絶縁性である基板1の一部の上に形成されたn⁺型半導体層2、n⁺型半導体層2に一部の上に設けたn型半導体層3、これに

接する金属周期構造体4、金属周期構造体4に接続する電極A5と電極A5に対向し上記n⁺型半導体層2に接する電極B8、2つの電極にバイアスを印加するバイアス電源9及び負荷抵抗10とからなり、金属周期構造体4の中心部には、穴6を備えている。また、金属周期構造体4がn型半導体3に接しているのは穴6の近傍のみにおいてであり、その他の箇所では間に絶縁膜7が存在する。

【0014】

入射光11は金属周期構造体4に入射する。入射光11は金属周期構造体4における表面プラズモンと結合し、周期構造によって表面プラズモンとの共鳴状態をつくる。この共鳴状態の生成によって金属周期構造体4の中心に位置する穴6の光入射面と反対側の半導体表面付近に強い近接場光を発生する。この近接場光は穴6付近半導体側のショットキー障壁に伴う空乏層において電子・正孔対を発生することによって光起電力を生ずる。入射光11の強度は負荷抵抗10両端の電位差に変換される。

【0015】

図2の断面図に示すように、金属周期構造体4の下部にある半導体部分は、基板1、電気伝導度の高いn⁺型半導体層2、およびその上的一部に形成されたn型半導体層3から構成されている。n⁺型半導体層2は、 $1 \times 10^{20} \text{ cm}^{-3}$ 以上の不純物イオンを注入することにより得られる。n型半導体層3は不純物イオンを $1 \times 10^{17} \text{ cm}^{-3}$ 程度含む半導体結晶をn⁻型半導体基板3の上にエピタキシャル成長させることにより得られる。製法は後に詳述する。n型半導体層3は、AgあるいはAuなどの金属周期構造体4と接している。

金属周期構造体4は電極A5と電気的に接続されており、中心部の穴6を中心として同心円状の凹凸による周期構造を持っている。金属周期構造体4の凹凸の周期は表面プラズモンの共鳴波長であり、信号光の周期より若干短い値に設定される。例えば800nmの光波長の場合、凹凸の周期は700nm程度である。また、この同心円状の凹凸は1周期だけでも効果が見られるが、3周期以上設けることでより大きなプラズモン共鳴の効果を得ることができる。入射光11は金属周期構造体4の全体あるいは一部に照射される。

金属周期構造体4にn⁻型半導体3が接する領域は穴6の領域とほぼ重なるように設定される。微小開口付近に現れる近接場光の発生領域は穴6の径よりもやや広がることが多い。このため、通常は接合領域の面積は穴6よりもリソグラフィ位置決め誤差程度、すなわち片側10~500nm程度大きく設定される。逆に穴6が接合領域からはみ出して形成され近接場光の一部が外側に現れてもフォトダイオードとしての動作は可能である。

穴6は完全には貫通しておらず、穴の底には厚さ約10nmあるいはそれ以下の厚さの金属層が残されている。この金属層は部分的に破れた不完全な膜であっても良い。金属周期構造体4とn型半導体層3の間に界面に沿ってショットキー障壁が現れる。ショットキー構造体4による計算上の空乏層幅は、Siの場合、ドナー不純物濃度を $1 \times 10^{17} \text{ (cm}^{-3}$)にすると100nm程度になるが、近接場光は10nm程度の領域に局在しているため、ドナー不純物濃度を上げて空乏層幅を50nm以下にすることが可能である。

なお、上記空乏層幅はn型半導体層3の厚さが空乏層幅より大きいことを前提とした計算値であるが、n型半導体層3の厚さを空乏層幅より小さくして近接場光の厚さと同程度にすることもできる。このような場合、n型半導体層3の不純物濃度を低くしてほぼゼロにまで下げても類似の効果が得られる。

n⁺型半導体層2は不純物濃度が高く、もう一方の電極B8とオーミック接触している。電極A5と他方の電極B8は、バイアス電源9を介して負荷抵抗10に接続されている。この回路構成により、入射光11の強度は負荷抵抗10両端の電位差に変換される。

【0016】

図3に示すように、電極A5と他方の電極B8は同一平面状に存在し、電極B8は金属周期構造体4の同心円状の凹凸の一部を切り欠いた箇所に入り込む形で配置される。表面プラズモンにより近接場光が顕著に増強されるのは、穴6が円形の場合、その穴の直径が波長の半分から1/10の間程度の範囲にある時である。これは、穴が波長より大きいとフォトンエネルギーの大半は伝播光として通過し近接場光としてエネルギーを閉じ込

めることができないからである。また穴径が波長の1/10より小さいと穴の反対側へのエネルギー伝播が少なくフォトンエネルギーの大半が反射されてしまうためである。したがって、例えば800nmの波長の光を用いた場合、穴の直径は80nm～400nm程度であることが好ましい。光の増強効果自体は40nm～800nmの範囲で確認できる。

【0017】

金属周期構造体4がn型半導体3に接しているのは穴6の近傍のみにおいてであり、その他の箇所では間に絶縁膜7が存在する。これは光が届かない範囲の空乏層は光起電力には寄与せずに暗電流に寄与するからである。絶縁膜としてはSiO₂など通常の半導体プロセスで使われる材料を用いることができる。また、金属周期構造体4とn⁻型半導体3は空乏層の外側で不必要的キャパシターを形成して電気容量を発生するためこれにより回路の応答速度が遅くなる。したがって、暗電流を下げ応答速度を高めるためには、絶縁膜7はなるべく厚く設定する必要がある。好ましくは、500nm以上の厚さにして寄生容量を1fF以下の値にすることが望まれる。

このようにして、回路全体の電気容量を小さくすることで、負荷抵抗100Ωの場合で100GHz以上、負荷抵抗1kΩの場合でも10GHz以上の応答速度を得ることができる。

【0018】

[製法]

次に製造方法についてSiを用いた場合について説明する。図4は本発明の第1の実施の形態のプレーナ型近接場光ダイオードの製造方法を示す断面図である。

まず、図4(a)に示すような基板を準備する。この図にはSOI基板の一部が描かれている。SOI基板はSi上にn型半導体層およびn⁺型半導体を化学気相法でエピタキシャル成長させた後に表面を酸化させる。

この基板を用いて、ウェハ貼り合わせ法により裏面からn型半導体層が0.1～1ミクロン程度に薄くなるまで研磨することで作成される。n型半導体層は、化学気相法でPが10¹⁷cm⁻³程度含まれるn型Siをエピタキシャル成長させたものである。n⁺型半導体2はPが10²⁰cm⁻³程度含まれるn型Siをエピタキシャル成長させたもので、電気抵抗率を10⁻⁴Ωcm台の比較的低い値になっている。

次に、図4(b)～(c)に示すように、n型半導体層3の上にフォトダイオード部規定のためのマスクによりフォトダイオードが形成される部分以外のn型半導体層3およびn⁺型半導体2の大半をエッティングにより除去する。マスクは化学気相法などで製膜した厚さ100～150nmの塗化シリコン膜をフォトレジストマスクを用いてイオンエッティングすることなどで得られる。エッティングには良く知られた化学的ドライエッティングが用いられ、反応性ガスにはCF₄あるいはCF₄とO₂の混合ガスが用いられる。

次に、図4(d)～(e)に示すように残されたn型半導体層3上の二箇所に塗化シリコン膜のマスクを形成し化学的ドライエッティングすることによりショットキー接続用メサとオーミック接続用メサが形成される。ショットキー接続用メサの径は約1ミクロン、オーミック接続用メサはそれより大きなサイズに設定される。また、この化学的ドライエッティングによりショットキー接続用メサとオーミック接続用メサおよびその両者を結ぶ領域以外のn⁺型半導体2は完全に除去される。

次に、図4(f)に示すように、上記n⁻型半導体層3およびn⁺型半導体2を絶縁層7で埋め込む。絶縁層7は段差を埋め込むため基板側にイオンが引き込まれるようにしたプラズマ化学気相法であるバイアスCVDにより製膜したSiO₂などが用いられる。SiO₂の他に絶縁膜7の材料として、SiO₂にFやCなどをドーピングしたSiOFやSiOCなどの低誘電率絶縁膜を用いることも寄生容量を小さくするためには有効である。SiO₂製膜後CMP(化学的機械研磨)により前記二箇所のメサのn型半導体層3が表面に現れるまで研磨して平坦化を行う。平坦化は機械研磨を用いないエッチバック法でも可能である。

次に、図4(g)に示すようにオーミック接続メサの上のn型半導体層3のみを除去する

。除去は窒化シリコン膜のマスクを用いた化学的ドライエッティングにより行う。n型半導体層3を除去した後、約130℃の熱リン酸中に約1時間置くことで、このマスクは除去される。

次に、図4(h)に示すように金属層パターンを設ける。この金属層パターンは電気抵抗率の低い材料であることが好ましい。また信号光の透過率が高く保たれ、また表面プラズモンによる増強効果を妨げないようにするために、20nm以下の膜厚であることが好ましい。AgなどSiとの密着が悪い材料を金属層パターンに用いる場合は、密着層として3nm以下のTi、Ta、Cr、W、Niなどを上記金属層の下に設けることができる。金属層はショットキー接続メサ全体を覆うパターンとオーミック接続メサの一部を覆うパターンに分けて形成され、両者は電気的に分離されている。パターン形成にはフォトレジストマスクを使ったリフトオフ法が用いられる。

さらに、図4(i)に示すように、電極A5および電極B8が上記二箇所の金属層パターンの上にフォトレジストマスクを使ったリフトオフ法で形成される。電極AにはAgあるいはAuなどの電気抵抗が小さく表面プラズモン損失の少ない材料が用いられる。電極Bにも同じ材料を用いる。この時、ショットキー接続を覆うパターンの中央部には径1ミクロンあるいはそれ以下の穴6があけられる。

引き続き、図4(j)に示すように、リフトオフ法により電極と同じ材料であるAgあるいはAuを付加金属層として追加形成することにより、電極Aにピッチpの周期的な凹凸を形成する。

【0019】

上記の第1の実施の形態において、Siの代わりにGe、SiGeなど他のIV族元素半導体を用いることができる。また、GaAs系やInP系などIII-V族化合物半導体を用いることもできる。III-V族化合物半導体を用いる場合、絶縁性のSiO₂の代わりに半絶縁性のGaAs、InPを基板として用いることができる。

【実施例2】

【0020】

図5および図6は本発明の第1の実施形態であるプレーナ型のショットキーフォトダイオードの第2の実施例を示す断面図および平面図である。この実施例と第1の実施例との主要な相違点は、電極B8が金属周期構造体4の外側に配置されており、図3に示した同心円状の金属周期構造体4に電極B8が食い込むための部分的な切り欠きが図6にはない点である。

【実施例3】

【0021】

図7は本発明の第1の実施の形態であるプレーナ型のショットキーフォトダイオードの電極配置の第3の実施例を示す平面図である。断面図は基本的に図5と同一の構造をとる。第1の実施例および第2の実施例との違いは、同心円状の金属周期構造体4の一部を帯状に切り取った形になっていること、および電極8が金属周期構造体4をコの字型に囲む形に配置されている点である。

【実施例4】

【0022】

図8は本発明の第1の実施形態であるプレーナ型のショットキーフォトダイオードの電極配置の第4の実施例を示す平面図である。断面図は図5と基本的に同一の構造をとる。第1から第3の実施例との違いは、穴6の代わりにスリット12が設けられており、また金属周期構造体4の凹凸は同心円状ではなく平行な溝になっている点である。スリットの隙間の幅は入射光波長の半分以下、スリットの形状の長手方向の長さは入射光の波長以下であることが好ましい。

【実施例5】

【0023】

図9は本発明の第1の実施形態であるプレーナ型のショットキーフォトダイオードの電極配置の第5の実施例を示す断面図である。第1の実施例との違いは、金属周期構造体4

がn型半導体3と接する界面および絶縁膜7と接する界面がほぼ同一平面であるという点である。ここで、ほぼ同一平面とは、二つの界面の段差が光の波長に対し十分小さな1/30以下の大きさであることを意味する。この構造は、金属周期構造体4、電極5、およびもう一つの電極8の同時形成を容易にするという長所を持つ。

【実施例6】

【0024】

図10は上記本発明の第1の実施形態であるプレーナ型のショットキーフォトダイオードの電極配置の第6の実施例を示す断面図である。図2、図5および図9に示す実施例との違いは、金属周期構造体4に設けられた穴6が完全に貫通しており、穴の底部ではn型半導体3に金属周期構造体4が接していない点である。ショットキー接続を形成するためn型半導体3の直径は穴6より大きく設定される。穴の直径が波長の半分以下であれば、穴6を透過する光の量は極めて少なく、穴の反対側に現れるフォトンはほとんど近接場の状態である。したがって、この場合においても穴の底に金属が存在する場合と同様の動作をするフォトダイオードを得ることができる。

【実施例7】

【0025】

図11は本発明の第1の実施形態であるプレーナ型のショットキーフォトダイオードの電極配置の第7の実施例を示す断面図である。図10に示す実施例との違いは、金属周期構造体4の上をn型半導体3と同じかあるいはほぼ同じ誘電率を持つ誘電体14で覆って穴6の入り口側と出口側の誘電率をほぼ一致させてエネルギーが透過しやすいようにしている点、およびさらにその上を反射防止膜13で覆って反射を減らしている点である。反射防止に関する周知の技術により、反射防止膜13の膜厚は入射光の波長の約1/4、屈折率は誘電体14の平方根程度に設定される。

【0026】

【試作品のフォトダイオード特性】

本発明に従って、200nmの穴とAgの金属周期構造を持つSiベースの第1の実施の形態のショットキー型のプレーナーフォトダイオードを試作した。積層構造並びに電極構造は図1から図3に示すものとほぼ同じである。

図12に試作品のフォトダイオード特性を、逆バイアス電圧0.5V、外部の負荷抵抗1.6kΩ、波長633nmのHeNeレーザーを光源として評価した結果の例を示す。この評価結果では、金属周期構造のない場合に比べて20倍以上の信号出力電圧が得られ、微小な穴から信号光を受けるフォトダイオードからの信号出力電圧は、穴の周囲に金属周期構造を設けることで大幅に増強されることが確認された。

【実施例8】

【0027】

図13は本発明の第2の実施の形態であるショットキーフォトダイオードの斜視断面を示す図である。

金属周期構造体17は入射光23の波長より小さな径を持つ中心部の穴18を中心として同心円状の凹凸を持っており、電極A19と電気的に接続されている。穴18の底部は穴の径と同じ径を持つn型半導体15とショットキー接続している。n型半導体15はn型ショットキー接続の反対側でn⁺型半導体14と接続している。n⁺型半導体14のn型半導体15と接する面の反対側の面には電極B20が接している。金属周期構造体17と電極B20の間の上記n型半導体15とn⁺型半導体14以外の箇所は絶縁性の基板16である。

電極A19と電極B20はバイアス電源21を介して負荷抵抗22に接続されることによって、入射光23の強度を負荷抵抗両端間の電圧に変換する。

なお、金属周期構造体17、電極の形状に関しては、第1の実施の形態で述べた第2から第7の実施例の構造についてもそのまま適用できる。

半導体材料としてSiを用いた場合、n⁺型半導体14およびn型半導体15は不純物であるAsまたはPの濃度を調整することで作成される。絶縁基板16の材料はSiO₂である

ある。電極19および電極20にはAgを用いる。金属周期構造体17の同心円状凹凸の周期は700nmに設定されることで信号光の波長が800nm近辺の時に顕著なプラズモン共鳴が発生し穴18付近から出る近接場光の強度を飛躍的に高めることが可能になる。その結果、第1の実施の形態と同様に量子効率の高いフォトダイオード効果を得ることができる。

【実施例9】

【0028】

図14は、本発明の第3の実施形態のプレーナ型ショットキーフォトダイオードの第1の実施例の構造を示す断面図である。

本実施形態と第1の実施形態との大きな違いは、穴6の底面付近に微小な散乱体40を設けた点である。この散乱体40には金属構造体28と同じ金属材料、例えばAgあるいはAuなどを用いることができる。散乱体の体積および形状は表面プラズモン共鳴の状態に影響を及ぼすが、5nm程度から入射光の波長と同程度のサイズまで幅広い範囲で効果を発揮する。

散乱体40を穴の中に設けることにより穴6の直径を大きくしながら近接場光を作り出すことが可能になる。

具体的には、散乱体40と穴6の外周との距離が波長の半分を超えない範囲で穴を大きくすることができる。

散乱体40と穴6の底面の間には図に示すような薄い誘電層を設けてもよいが、散乱体40が底面に直接電気的に接していても良い。

【実施例10】

【0029】

図15は、本発明の第3の実施形態のプレーナ型ショットキーフォトダイオードの第2の実施例の構造を示す断面図である。

本実施例と図14に示す第1の実施例との大きな違いは、微小な散乱体40がn型半導体3の中に埋め込まれて存在する点である。この散乱体40には金属構造体28と同じ金属材料、例えばAgあるいはAuなどを用いることができる。散乱体の体積および形状は表面プラズモン共鳴の状態に影響を及ぼすが、5nm程度から波長と同程度のサイズまで幅広い範囲で効果を発揮する。

【0030】

なお、散乱体40は金属周期構造体4と電気的に接触していないくとも良く、穴6が貫通している実施例6の構造のフォトダイオードについても、散乱体40を設けることは強い近接場を作り出す十分な効果がある。

【実施例11】

【0031】

図16は本発明の第4の実施の形態である並列プレーナ型のショットキーフォトダイオードの第1の実施例の断面を示す図である。本実施例の構造上の特徴は、金属構造体に凹凸による周期構造を設けるのではなく、複数の穴の配列によって周期構造を形成している点にある。図17はその金属構造体の穴配置を示す平面図である。

図17に示すように、穴の配列は1個の穴を中心にその周囲に同じ大きさの6個の穴が置かれた合計7個の等間隔の三角格子状配置になっている。

入射光波長800nmに対応して設計した場合、穴の間隔は金属構造体28における表面プラズモン共鳴の効果が現れるように700nm程度に設定される。また穴の直径は80~400nm程度に設定される。金属構造体28は電極A29と電気的に直接接続されている。

金属構造体28がn型半導体26に接しているのは穴27の近傍のみにおいてであり、その他の箇所では金属構造体28とn型半導体26間には絶縁膜30が存在する。金属構造

体28と接合するn型半導体26が設けられる領域は穴から近接場光が染み出す程度であることが望ましい。穴の間隔が700nm、穴の直径が200nmで接合領域がその外側に100nm広がっている場合、入射光照射面積に対する穴の面積の比率は約6%、接合面積の比率は約14%となり接合の電気容量は従来のショットキー型フォトダイオードの約1/7になる。

n⁺型半導体25には電極A29とは別の電極B31が接しており、電極A29と電極B31はバイアス電源32を介して負荷抵抗33に接続される。この回路構成により、入射光の強度を電圧に変換する。

図16に示すように、電極B31は電極A29とほぼ同一平面に形成されている。直流通および交流的な電流の漏れおよびそれに伴う応答速度の遅れを防ぐため、電極B31は電極A29の外側を一定の間隔を置いて同心状に取り囲んでいる。

この構造により、受光面積を大きくでき、なおかつ金属構造体28とn型半導体層26の接合面積を受光面積に比べて小さくすることが可能になる。その結果、接合容量が極めて小さなフォトダイオードが得られる。

このフォトダイオードを用いた回路の時定数は接合容量とフォトダイオードに接続した負荷抵抗33の持つ電気抵抗との積で近似される。したがって、本発明のフォトダイオードは同じ時定数ならばより大きな負荷抵抗を接続することでき、大きな出力電圧および高いS/N比を得ることができる。また、同じ出力電圧あるいは同じS/N比ではより短い時定数すなわちより広い帯域での応答が可能になる。また、ショットキー接合の面積を小さくすることで、暗電流を減らしてノイズを低減する効果もある。なお、穴は周期的に配列されれば必ずしも6個に限定する必要はない。

上記の第4の実施の形態において、Siの代わりにGe、SiGeなど他のIV族元素半導体を用いることができる。また、GaAs系やInP系などIII-V族化合物半導体を用いることもできる。III-V族化合物半導体を用いる場合、絶縁性のSiO₂の代わりに半絶縁性のGaAs、InPを基板として用いることができる。

【実施例12】

【0032】

図18は本発明の第4の実施の形態である並列プレーナ型ショットキーフォトダイオードアレイの第2の実施例の電極配置を示す平面図である。この場合、穴27が正方格子状に等間隔で37個配置されており、第1の実施例と比較して接合部の面積比率を一定に保ちつつ、より受光部の面積を大きくとることができる。

【実施例13】

【0033】

図19は、本発明の第5の実施形態である、別なる並列プレーナ型ショットキーフォトダイオードの断面構造を示す断面図である。

本実施形態と第4の実施形態との大きな違いは、穴27の底面に微小な散乱体40を設けた点である。この散乱体40には金属構造体28と同じ金属材料、例えばAgあるいはAuなどを用いることができる。散乱体の体積および形状は表面プラズモン共鳴の状態に影響を及ぼすが、5nm程度から波長と同程度のサイズまで幅広い範囲で効果を発揮する。散乱体40を穴の中に設けることにより穴6の直径を大きくしながら近接場光を作り出すことができる。具体的には、散乱体と穴の外周との距離が波長の半分を超えない範囲で穴を大きくすることができる。

なお、本第5の実施形態の金属構造体の穴配置や、電極A及びBの形状は、図17及び図18に示した第4の実施形態の金属構造体の穴配置や、電極A及びBの形状と同じ形態を取ることができる。

またその効果は、第4の実施形態の特徴と、金属構造体の穴の底部に散乱体を有する第3の実施形態（図14）の特徴を合わせ持つ。

【0034】

なお、以上説明した各実施例においては、金属周期構造上に集光させる手段として、入射光をレンズで集めてから金属周期構造に照射することなど、従来良く知られた技術と本

発明の技術と組み合わせることができるのは当然である。また、穴の平面形状は必ずしも円形やスリット形状に限定するものではなく、楕円、長円、中央部のくびれたひょうたん型、あるいは正方形、長方形であっても同様の効果を得ることができる。また、穴の深さ方向に沿った断面の形状も、各実施例の説明において底板面を有するもの、穴の底面の近傍に導電性の光散乱体を有するもの、底板面が無いものを代表的に取り上げて説明したが、それぞれの実施例において異なる形状の穴を選ぶこともできる。したがって、穴の平面形状と断面形状の組み合わせは、例示した任意の組み合わせが可能である。

【図面の簡単な説明】

【0035】

【図1】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの構造を示す断面斜視図である。

【図2】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの構造を示す断面拡大図である。

【図3】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの電極配置の第1の実施例を示す平面図である。

【図4】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの製造方法を示す図である。

【図5】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの第2の実施例の構造を示す断面拡大図である。

【図6】図5の電極配置を示す平面図である。

【図7】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの電極配置の第4の実施例を示す平面図である。

【図8】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの第5の実施例を示す断面拡大図

【図9】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの第6の実施例を示す断面拡大図である。

【図10】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの第7の実施例を示す断面拡大図である。

【図11】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの第8の実施例を示す断面拡大図である。

【図12】本発明の第1の実施の形態のプレーナ型ショットキーフォトダイオードの試作品のフォトダイオード特性を示す図である。

【図13】本発明の第2の実施の形態のショットキーフォトダイオードの構造を示す断面斜視図である。

【図14】本発明の第3の実施の形態のプレーナ型ショットキーフォトダイオードの第1の実施例の構造を示す断面拡大図である。

【図15】本発明の第3の実施の形態のプレーナ型ショットキーフォトダイオードの第2の実施例の構造を示す断面拡大図である。

【図16】本発明の第4の実施の形態のプレーナ型ショットキーフォトダイオードの構造を示す断面拡大図である。

【図17】図16の金属構造体の平面図である。

【図18】本発明の第4の実施の形態のプレーナ型ショットキーフォトダイオードの金属構造体の第2の実施例を示す平面図である。

【図19】本発明の第5の実施の形態のプレーナ型ショットキーフォトダイオードの構造を示す断面拡大図である。

【図20】従来技術によるp i n型フォトダイオードの断面図である。

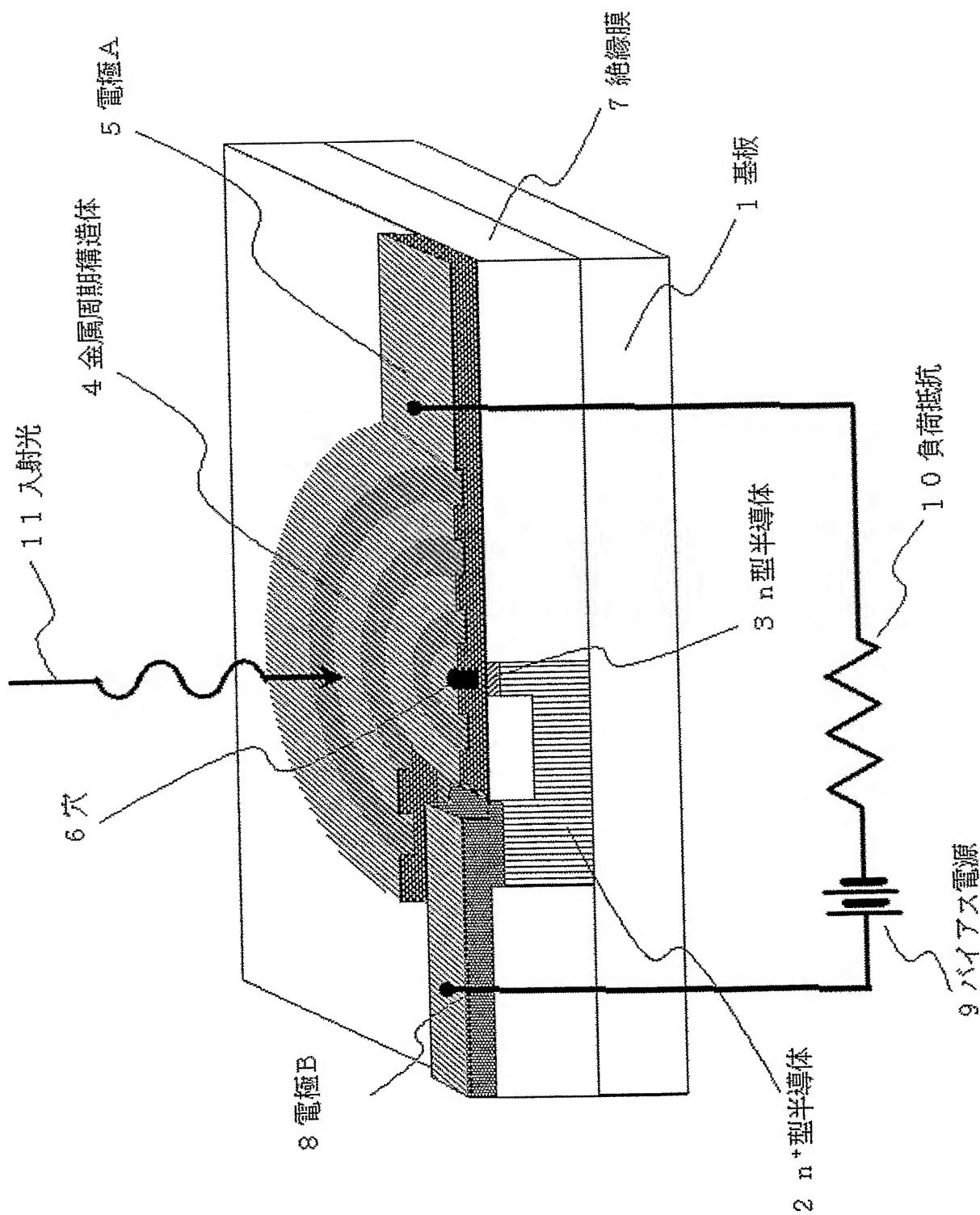
【図21】従来技術によるショットキー型フォトダイオードの断面図である。

【符号の説明】

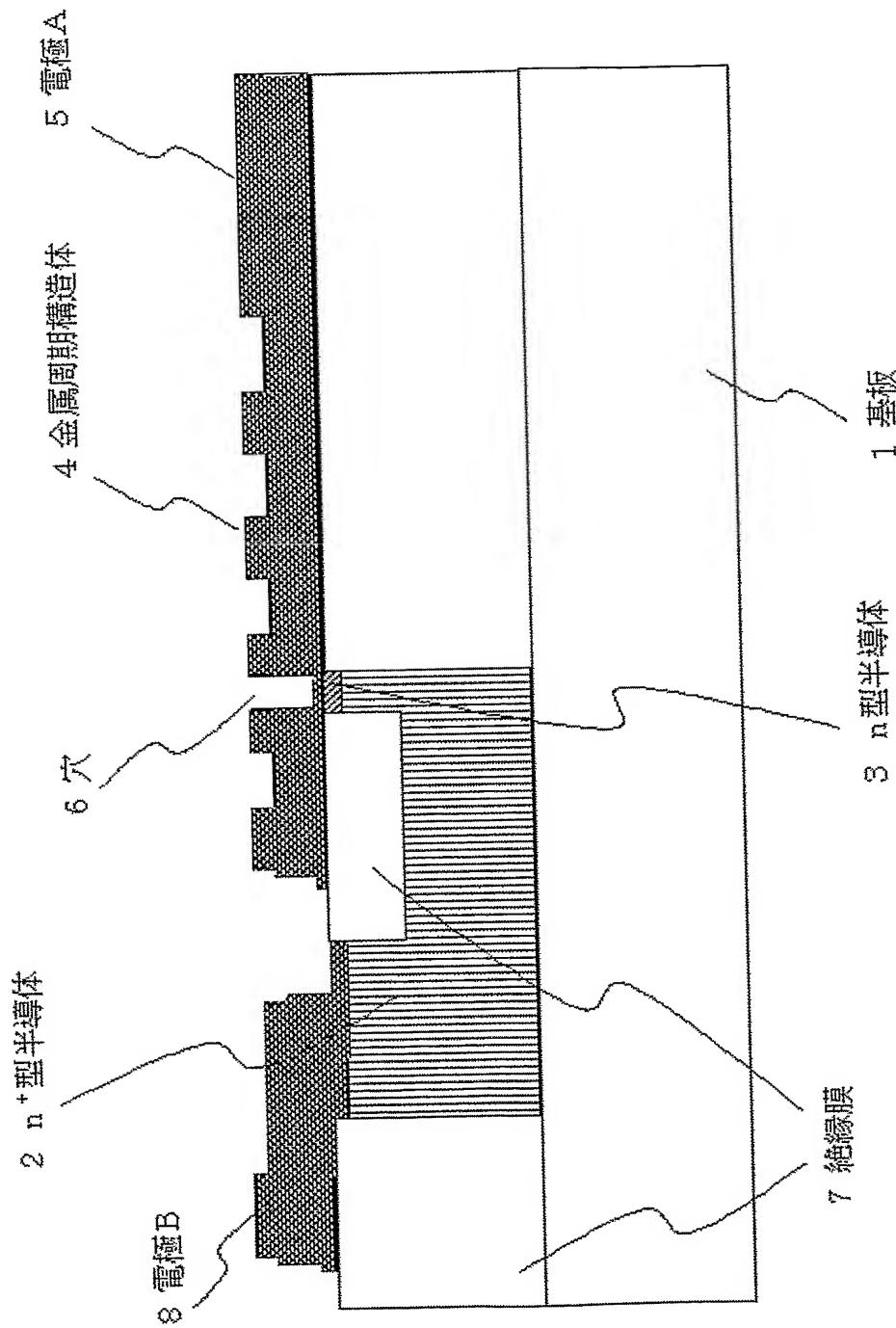
【0036】

- 1 基板
- 2 n⁺型半導体
- 3 n型半導体
- 4 金属周期構造体
- 5 電極A
- 6 穴
- 7 絶縁膜
- 8 電極B
- 9 バイアス電源
- 10 負荷抵抗
- 11 入射光
- 12 スリット
- 13 反射防止膜
- 14 n⁺型半導体
- 15 n型半導体
- 16 絶縁膜
- 17 金属周期構造体
- 18 穴
- 19 電極A
- 20 電極B
- 21 バイアス電源
- 22 負荷抵抗
- 23 入射光
- 24 基板
- 25 n⁺型半導体
- 26 n型半導体
- 27 穴
- 28 金属構造体
- 29 電極A
- 30 絶縁膜
- 31 電極B
- 32 バイアス電源
- 33 負荷抵抗
- 40 散乱体
- 50 負荷抵抗
- 51 i層
- 52 p層
- 53 n層
- 56 バイアス電源
- 57 入射光
- 61 n層
- 66 半透明金属膜
- 67 入射光

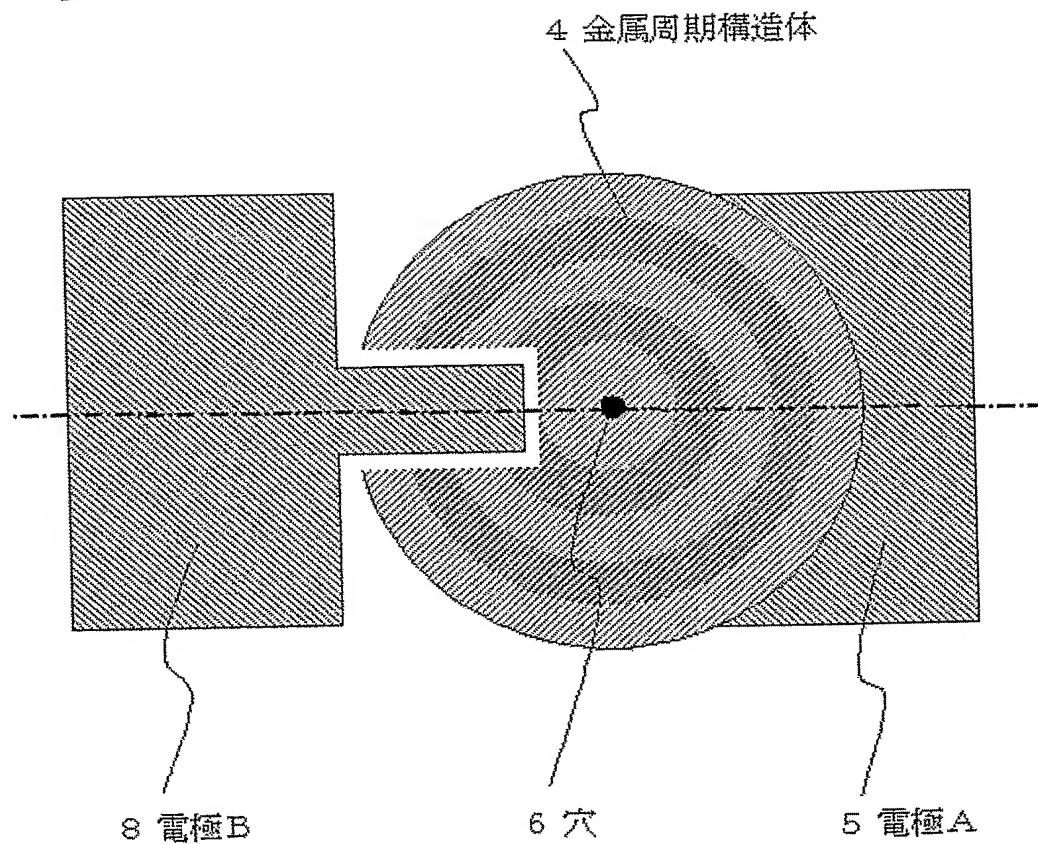
【書類名】 図面
【図1】



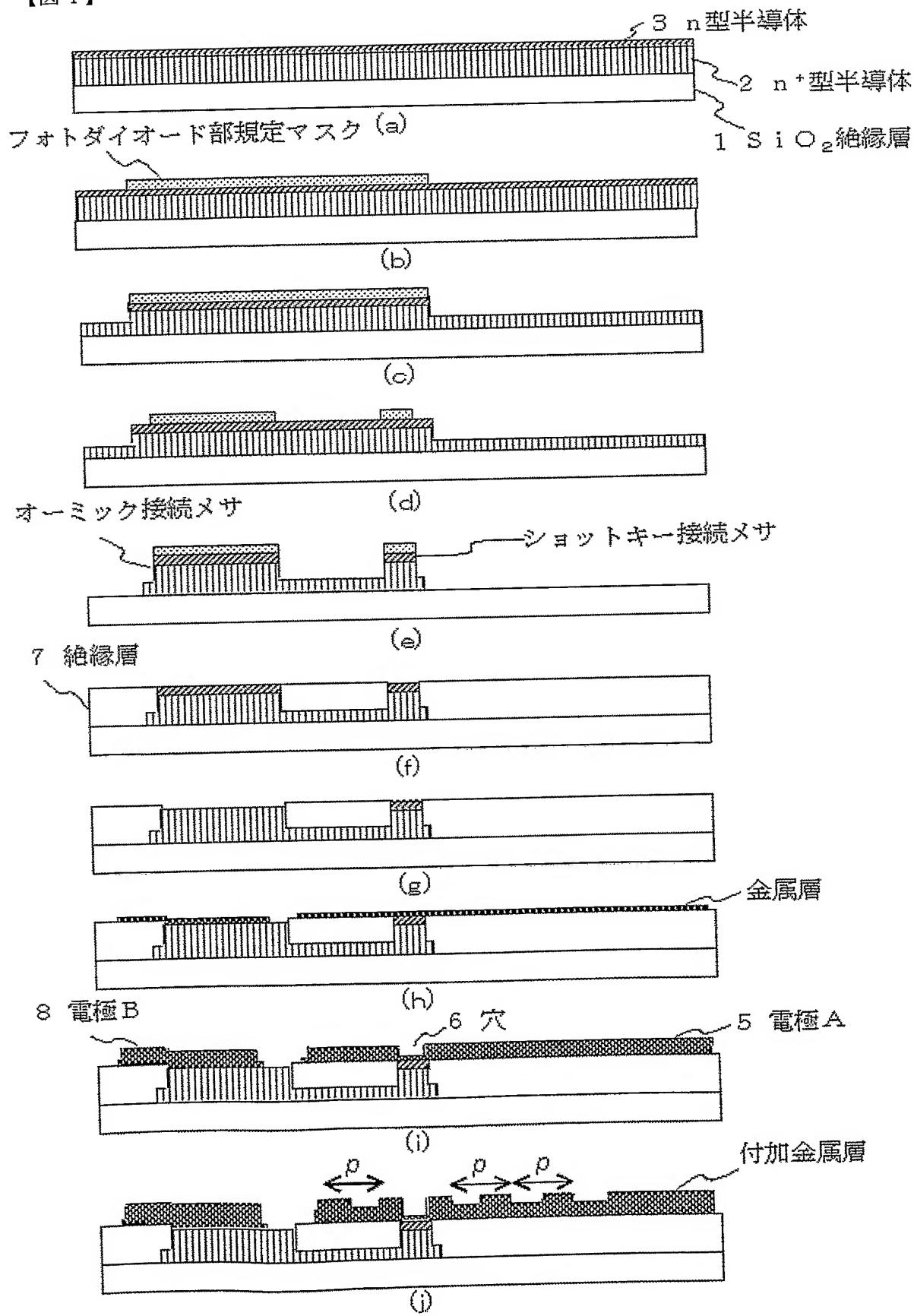
【図 2】



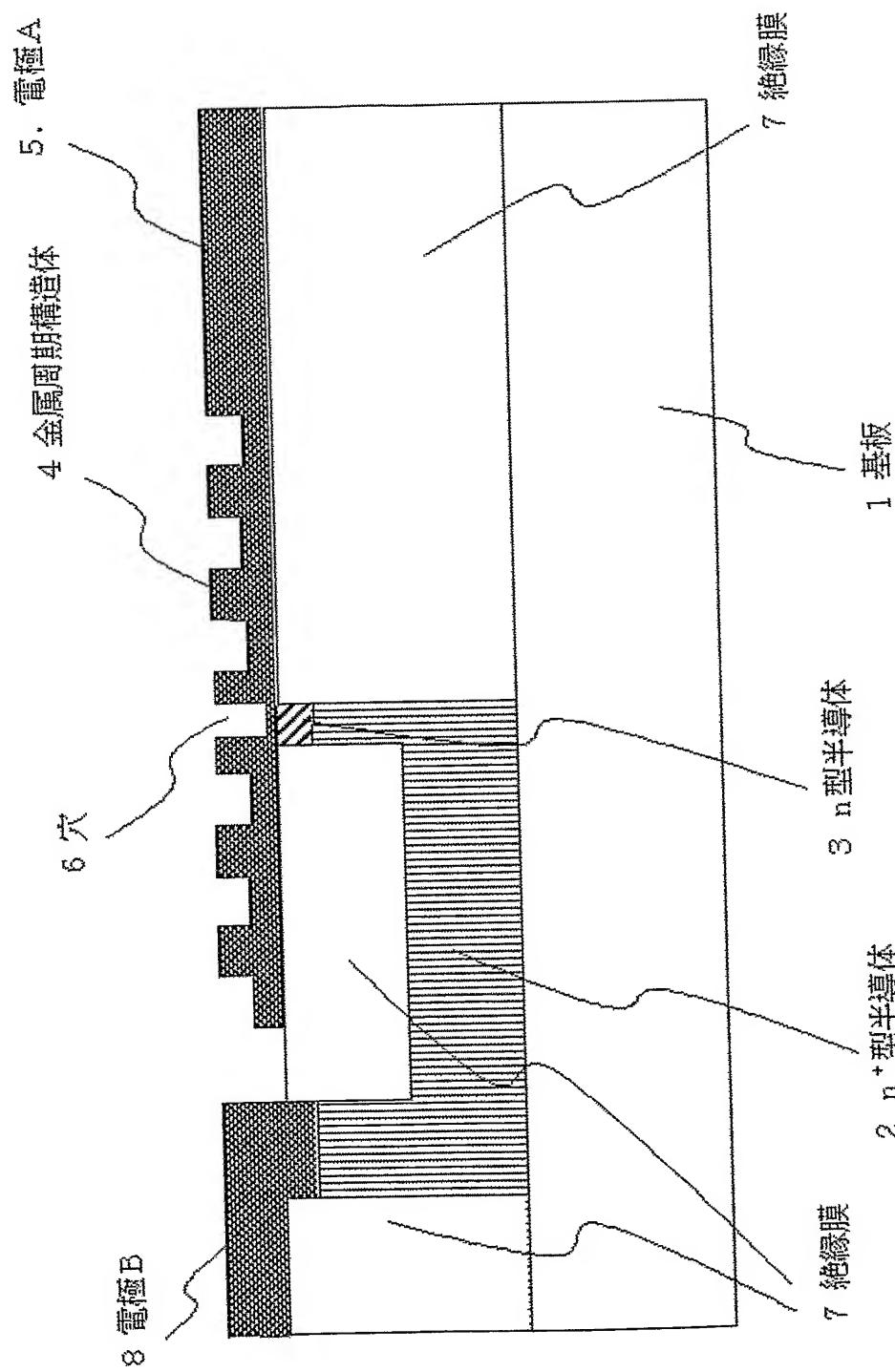
【図3】



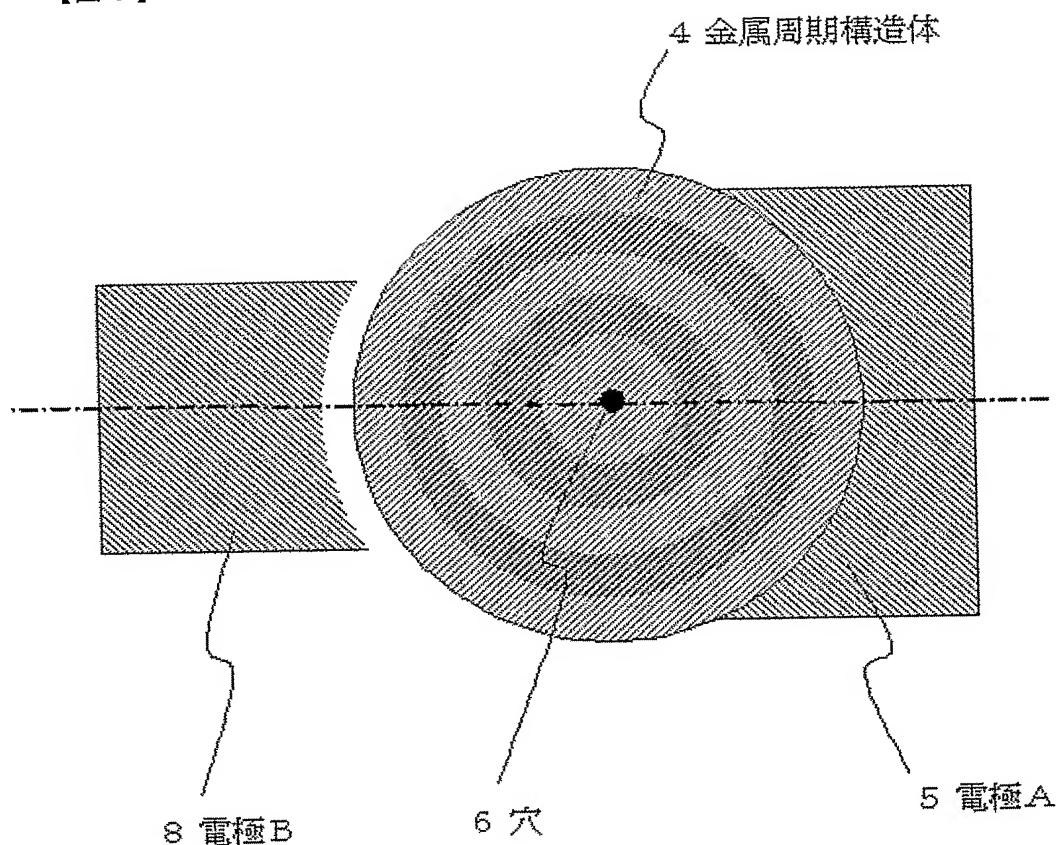
【図4】



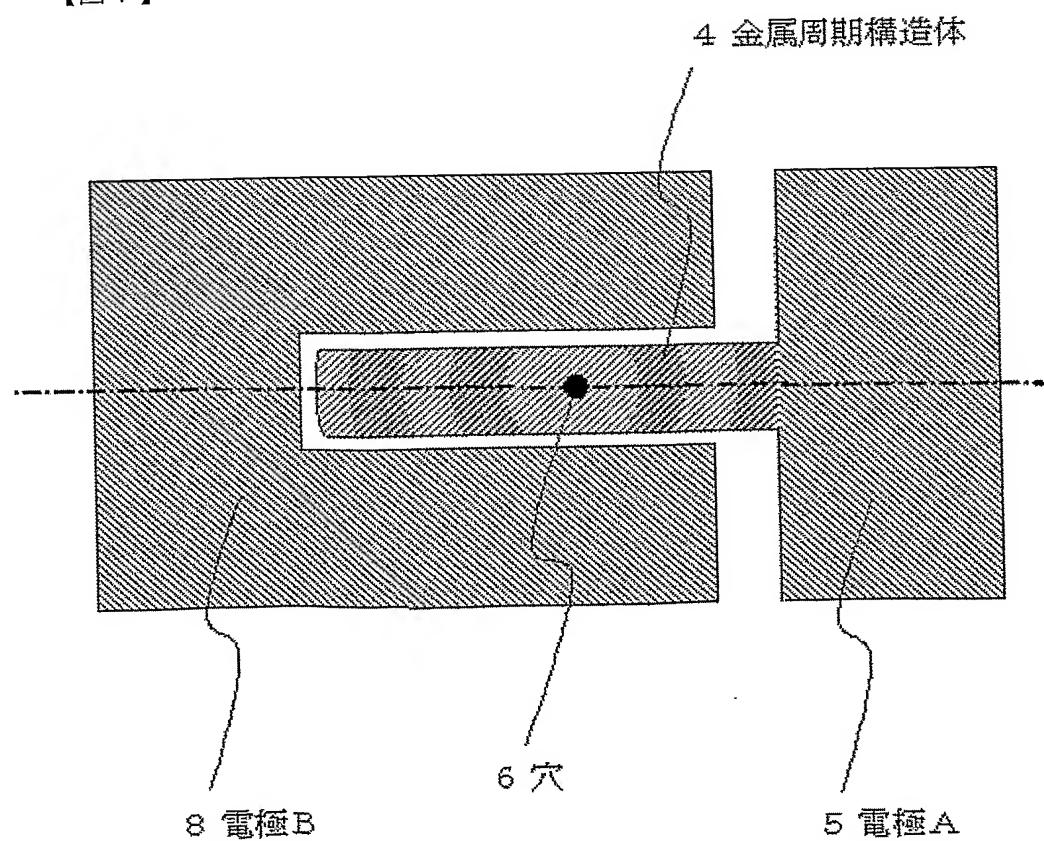
【図5】



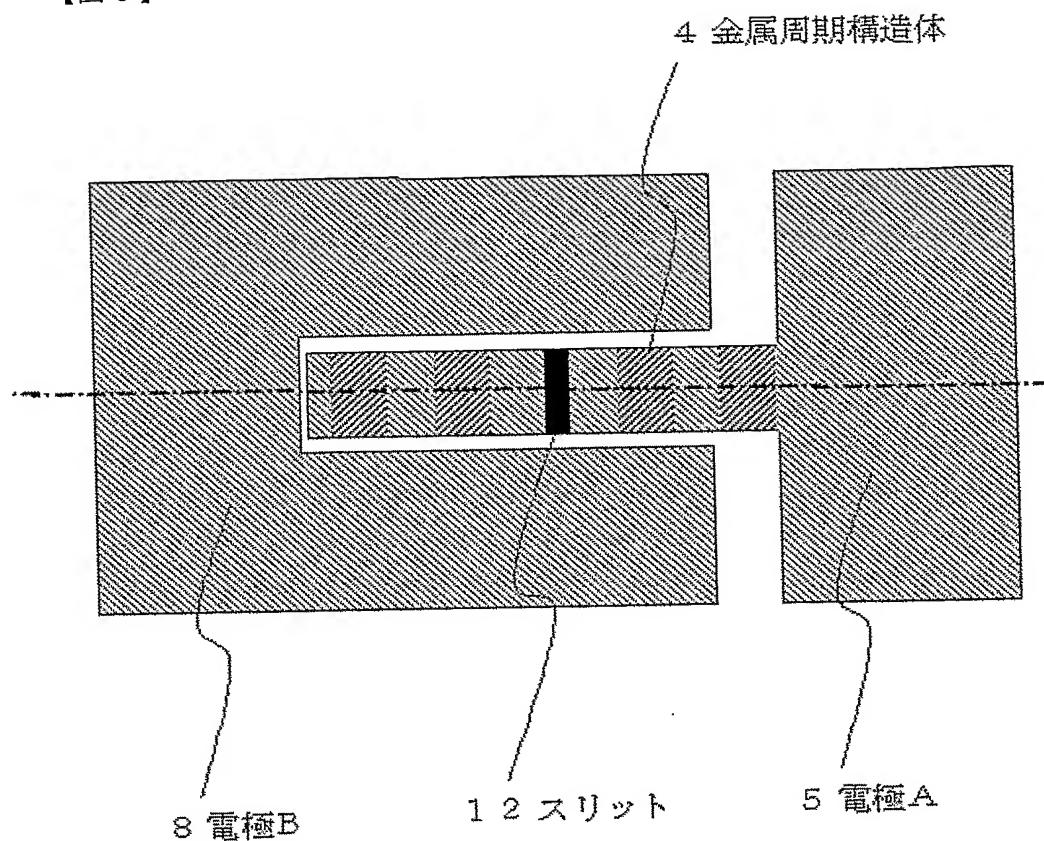
【図 6】



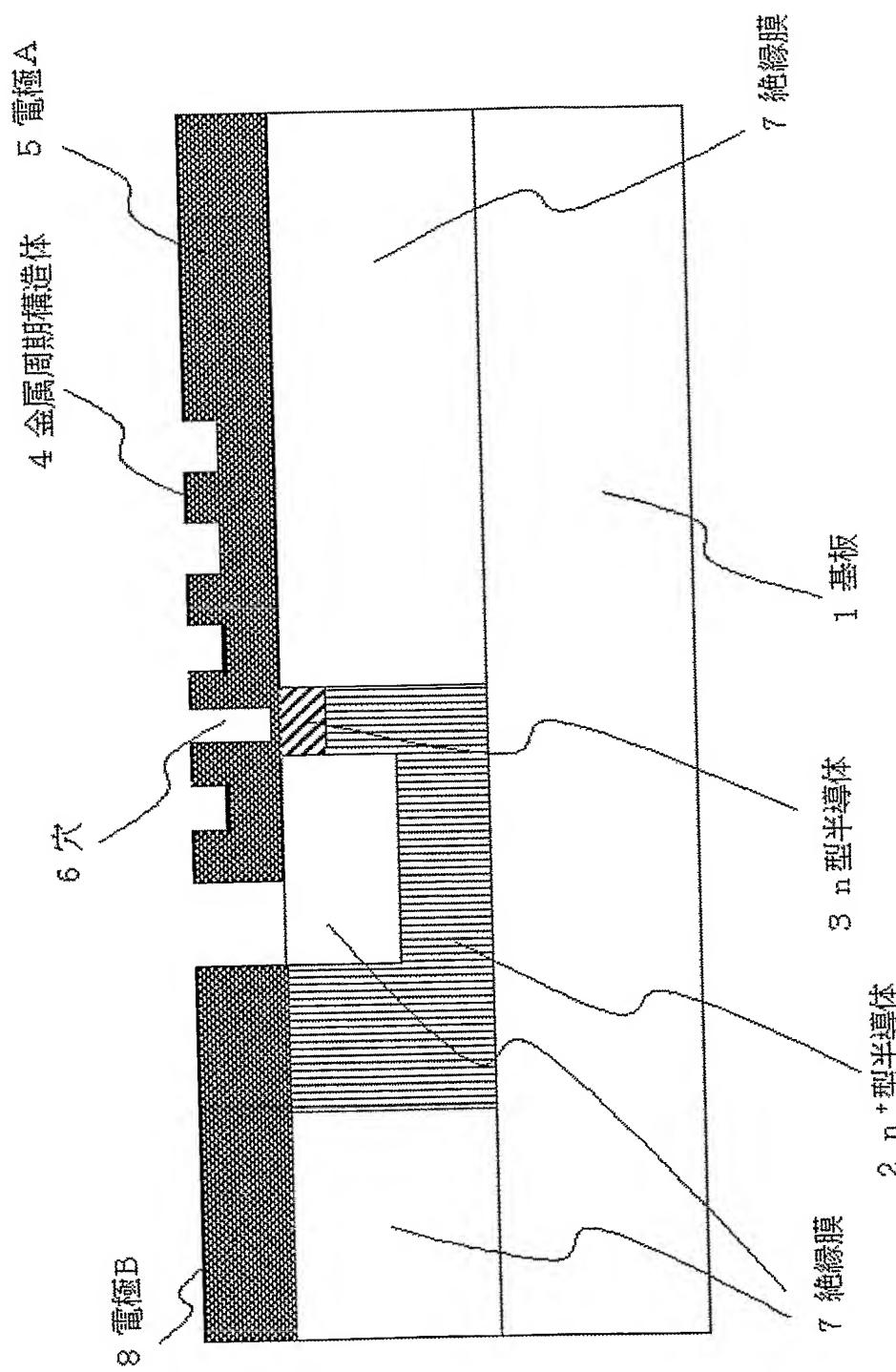
【図 7】



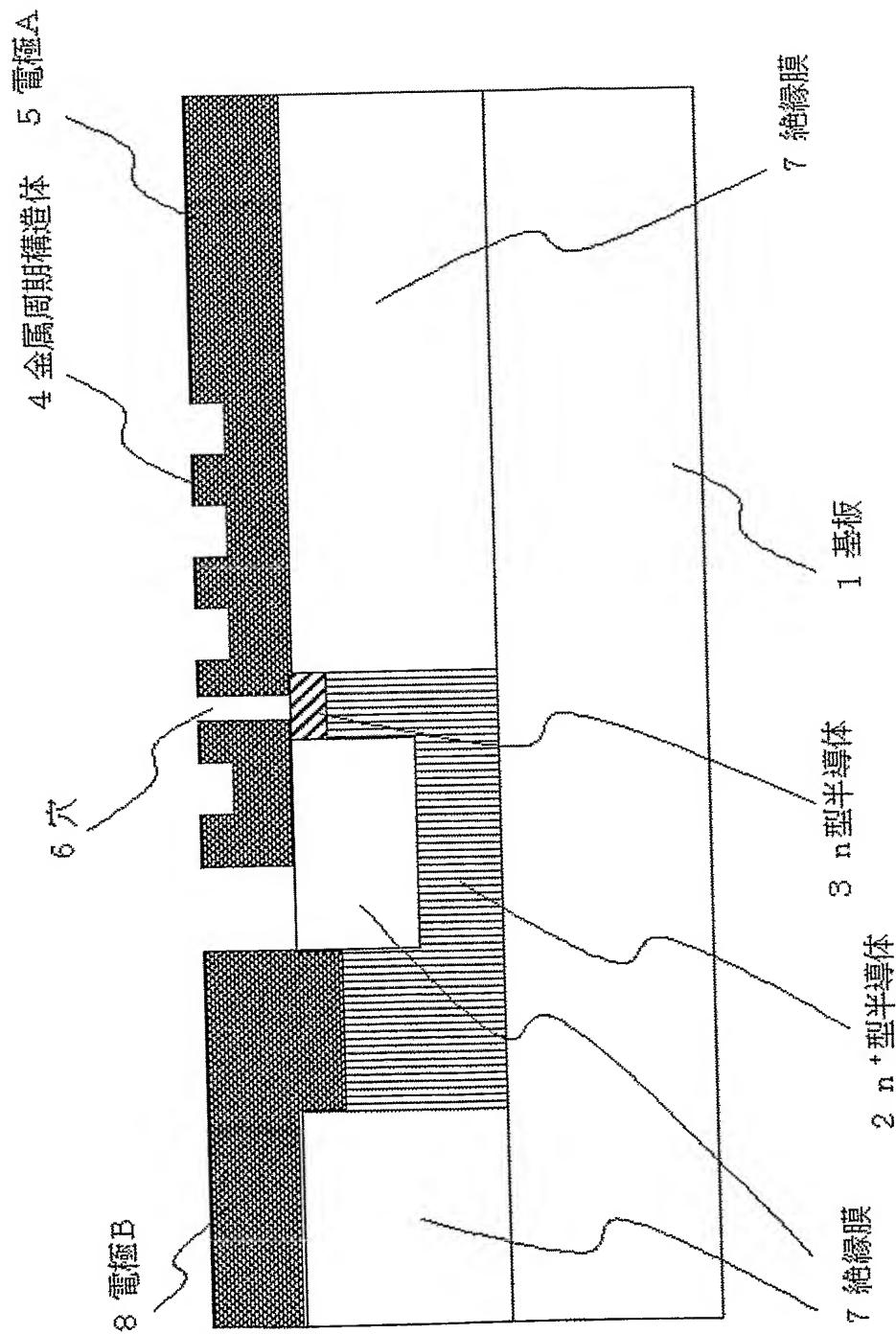
【図8】



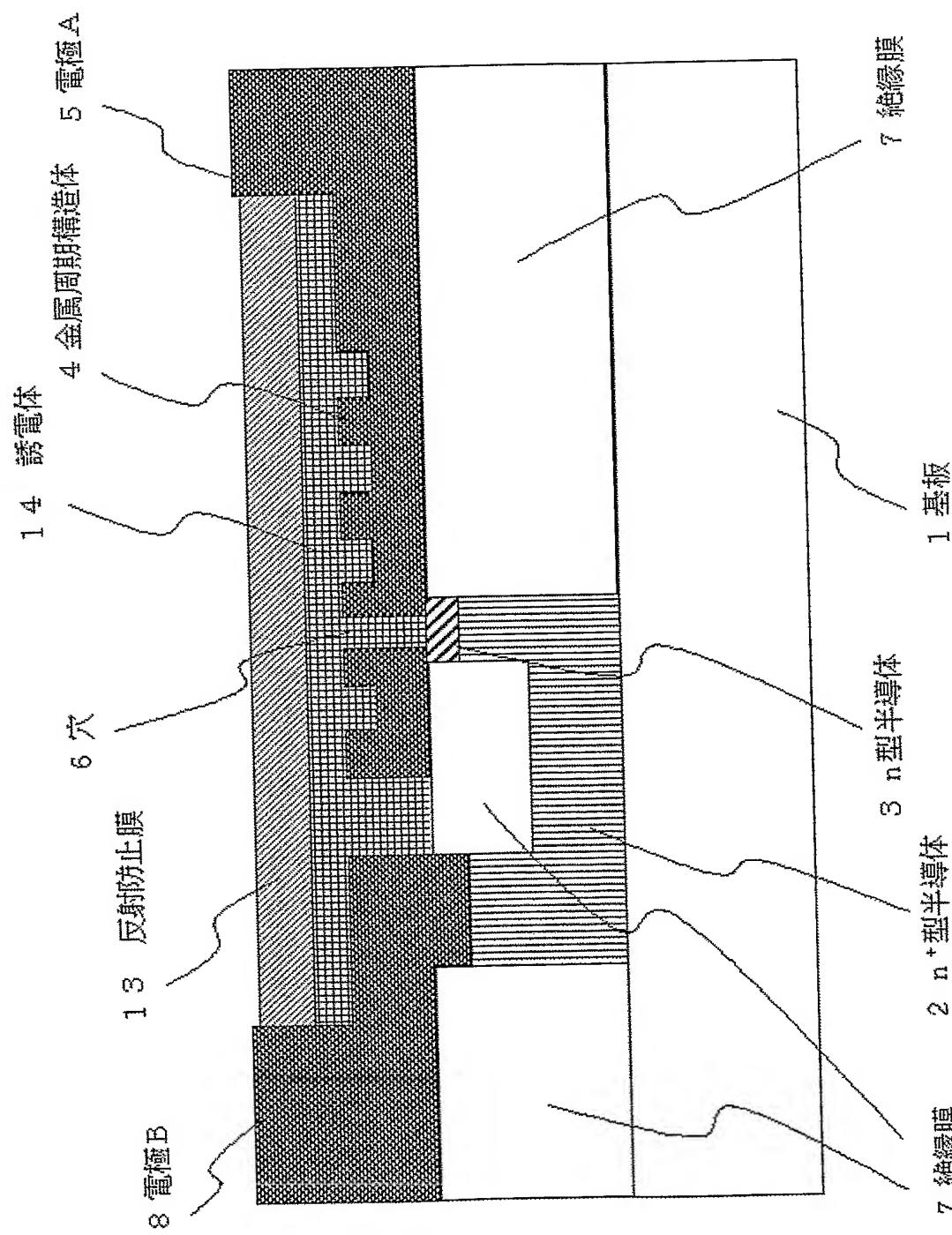
【図9】



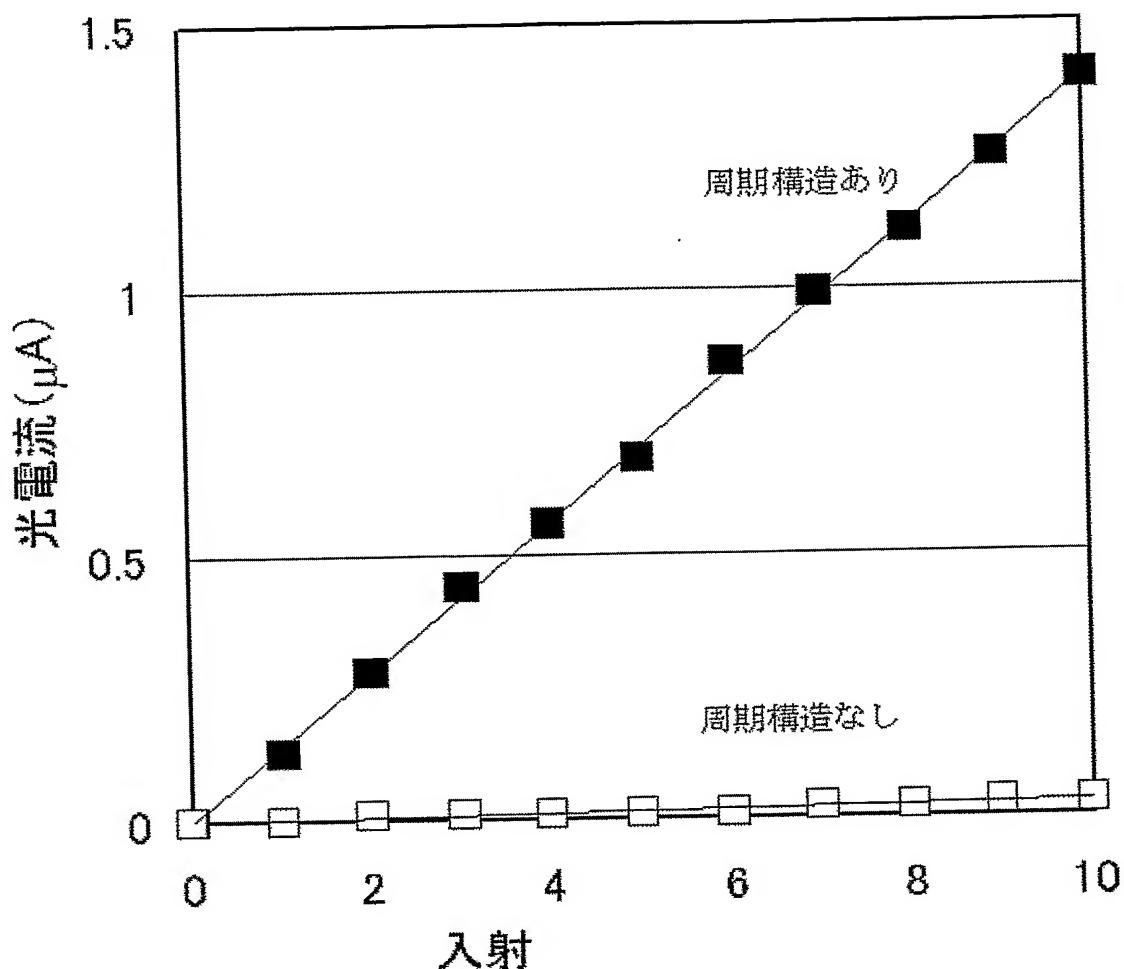
【図10】



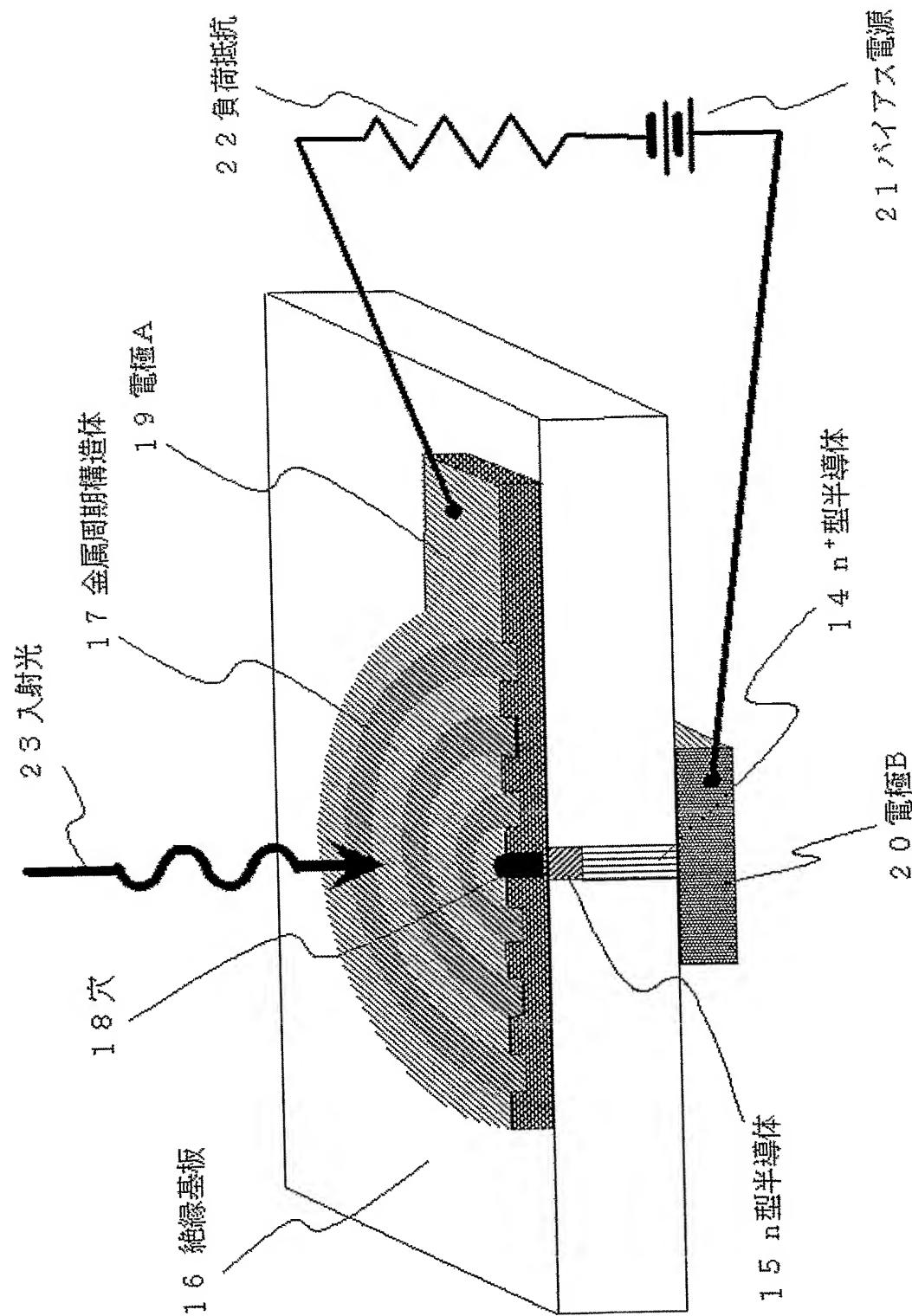
【図11】



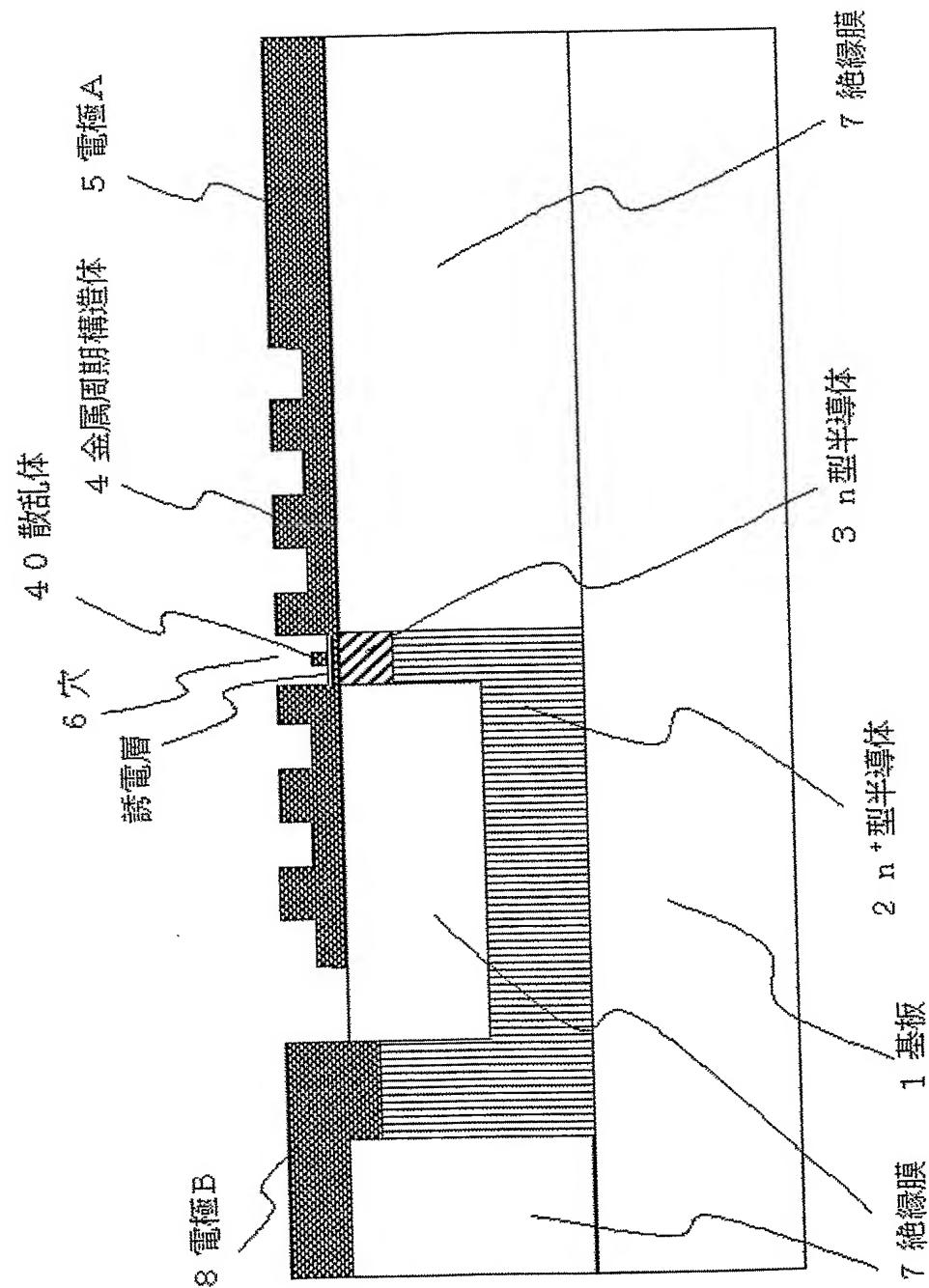
【図12】



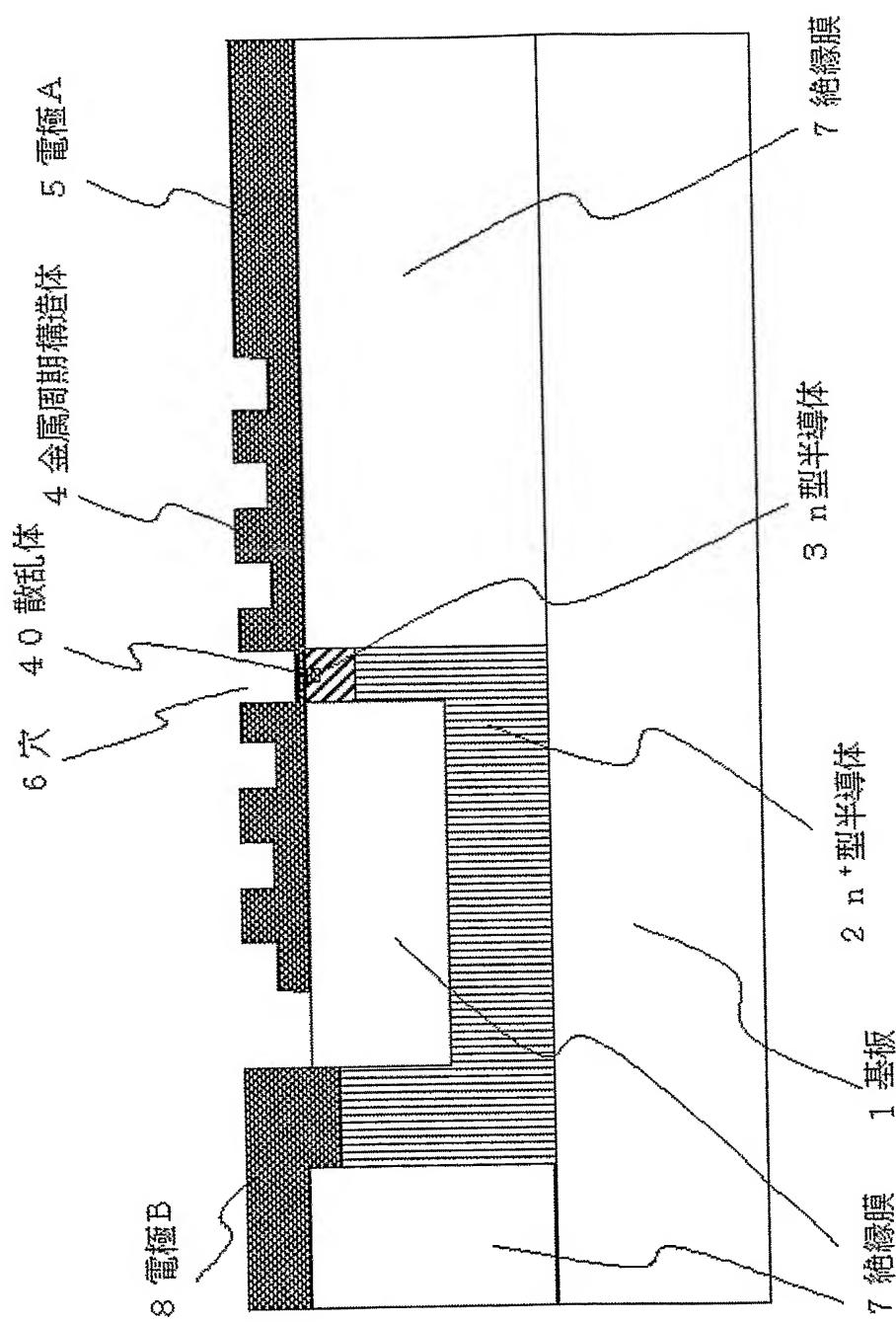
【図13】



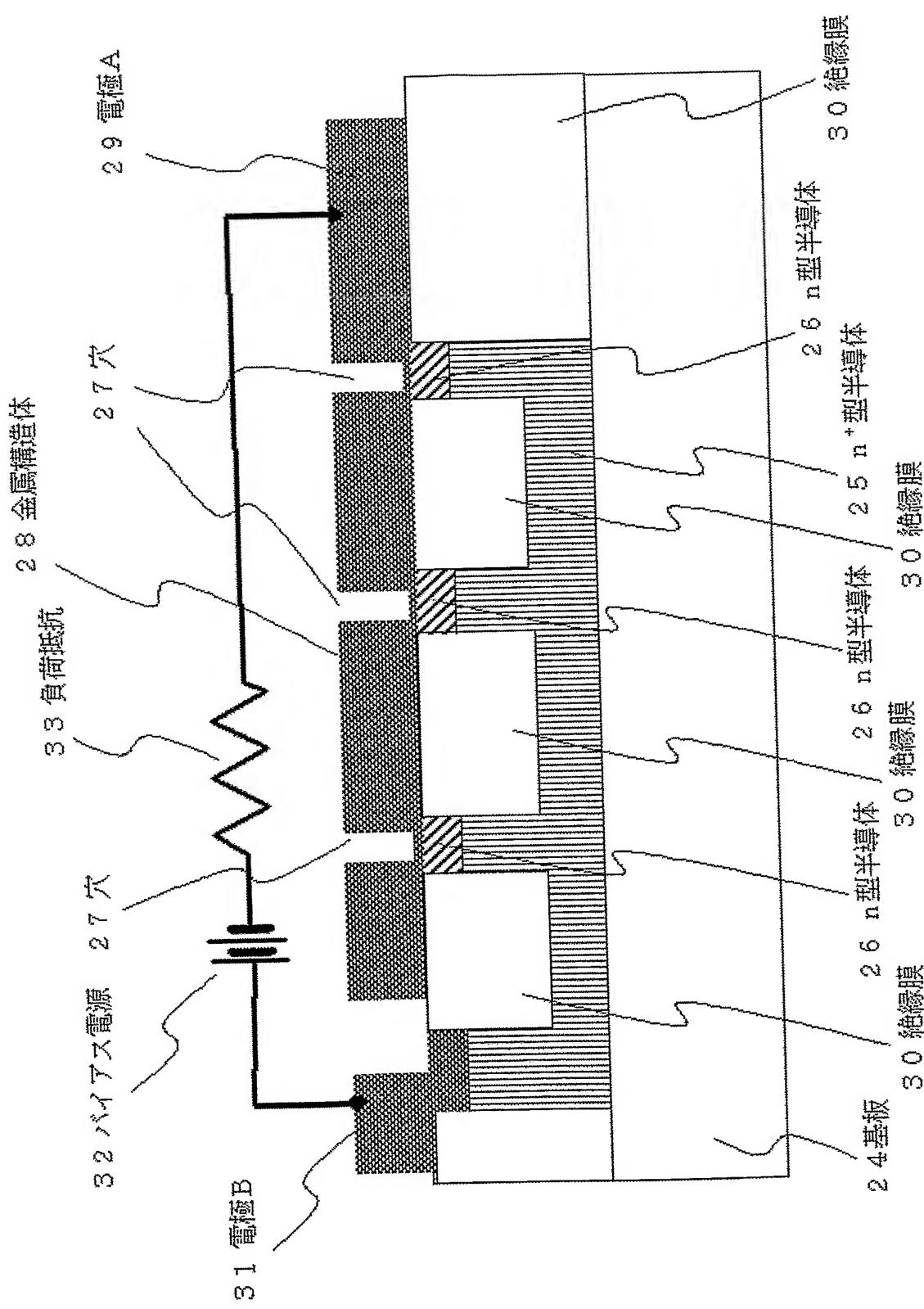
【図14】



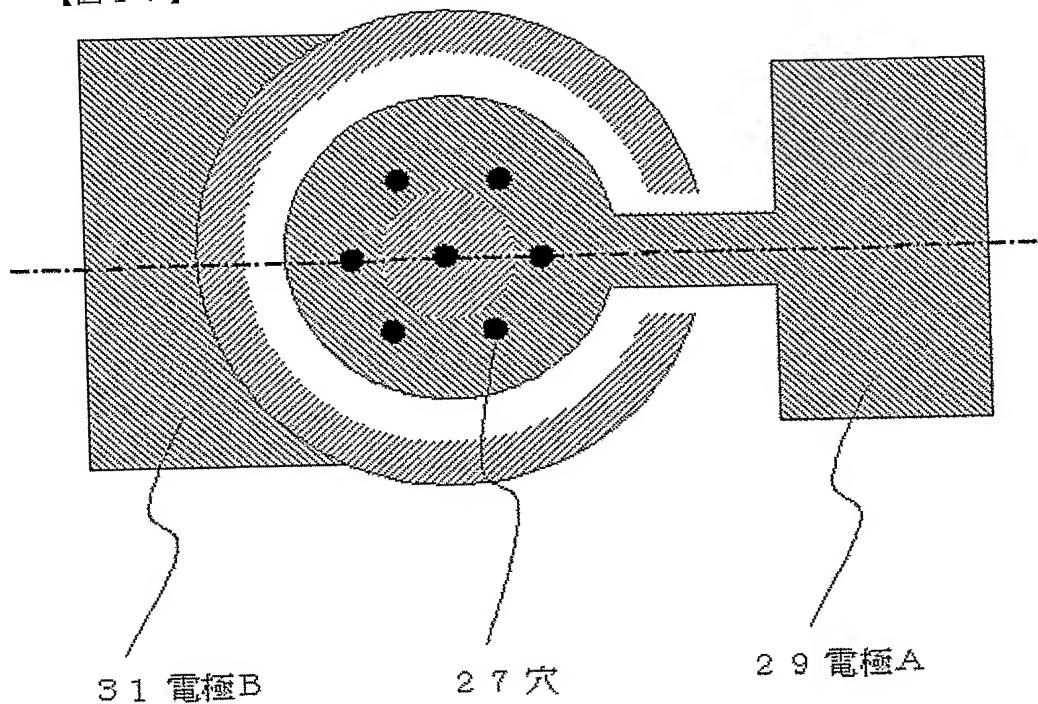
【図15】



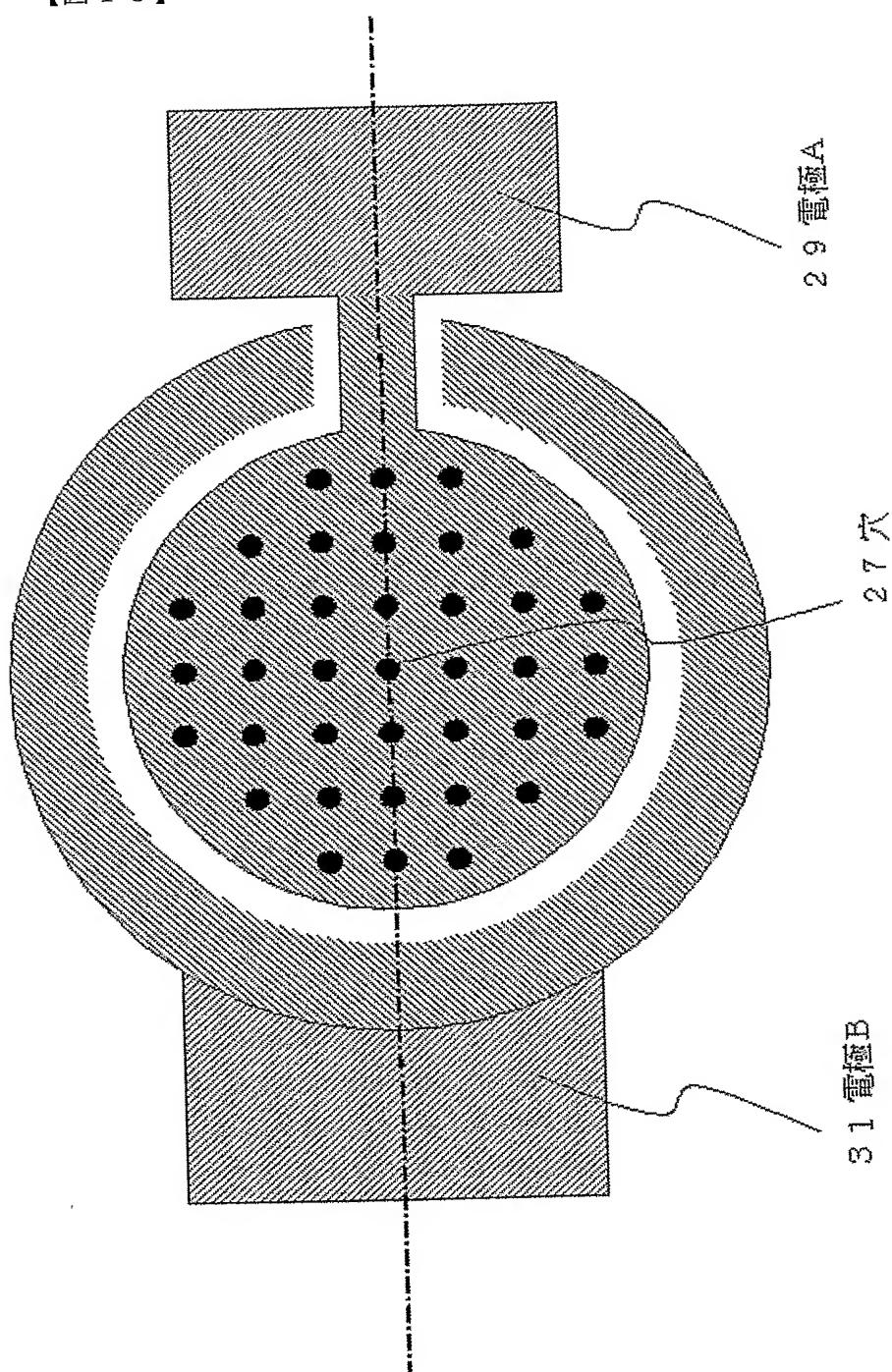
【図16】



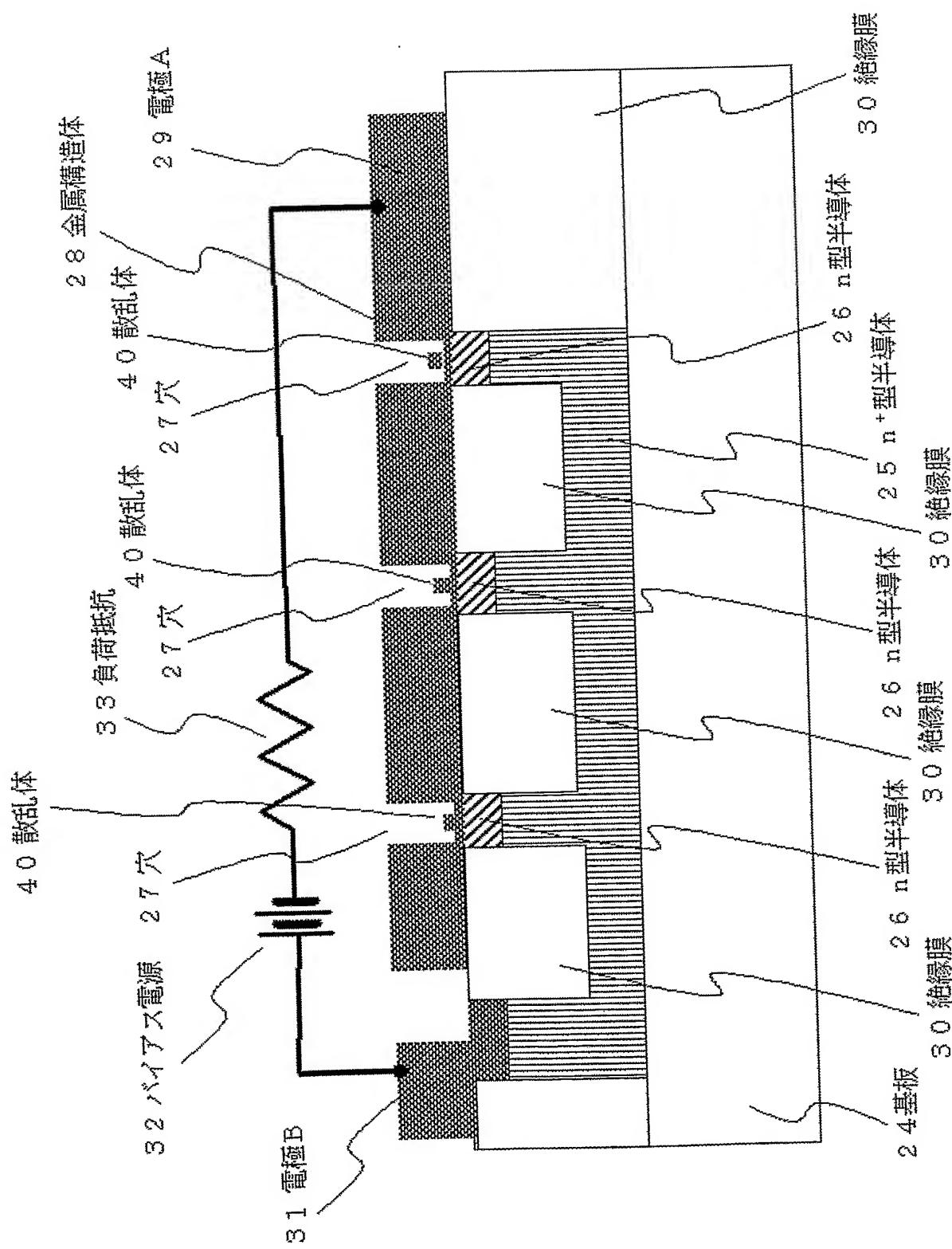
【図17】



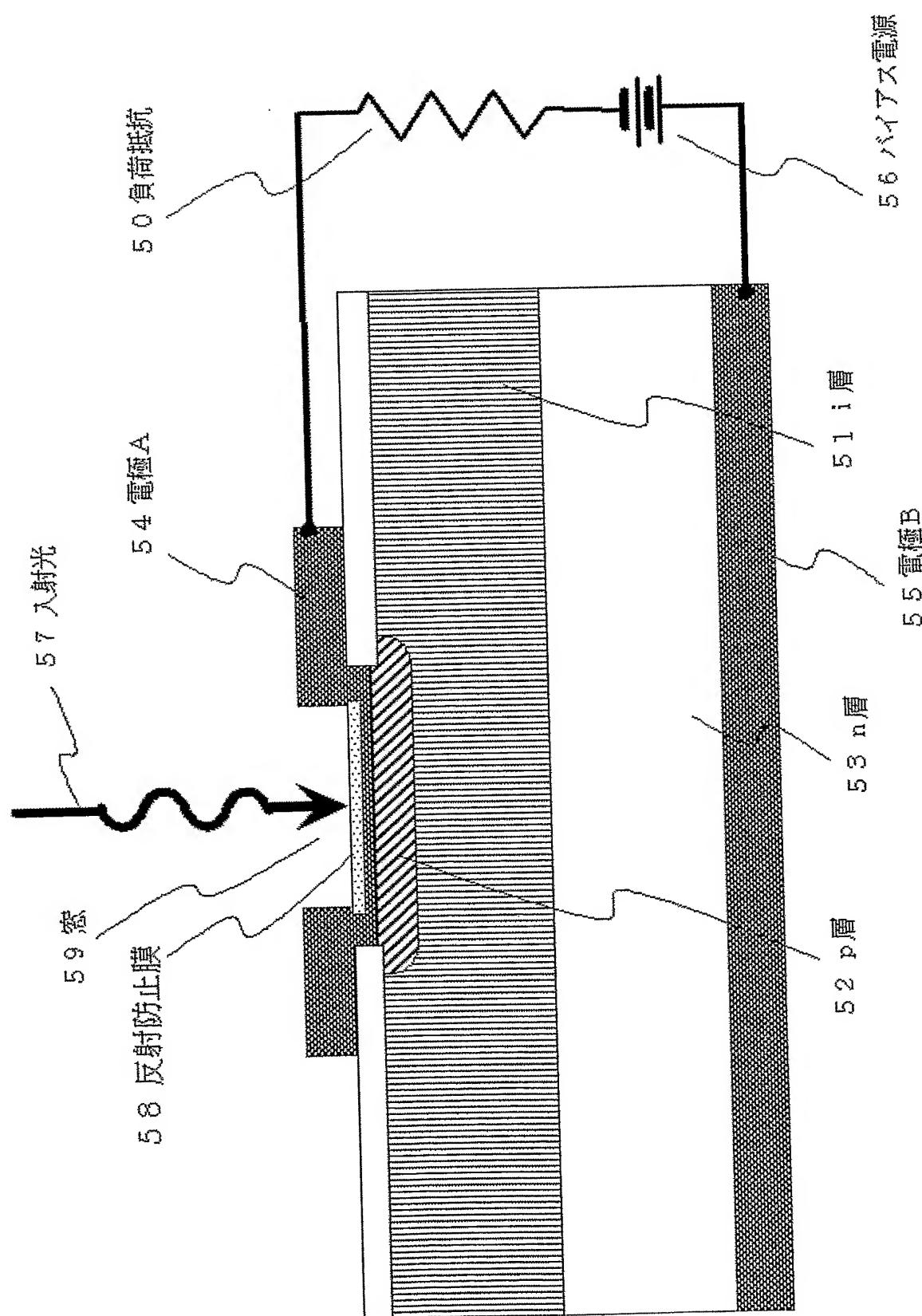
【図18】



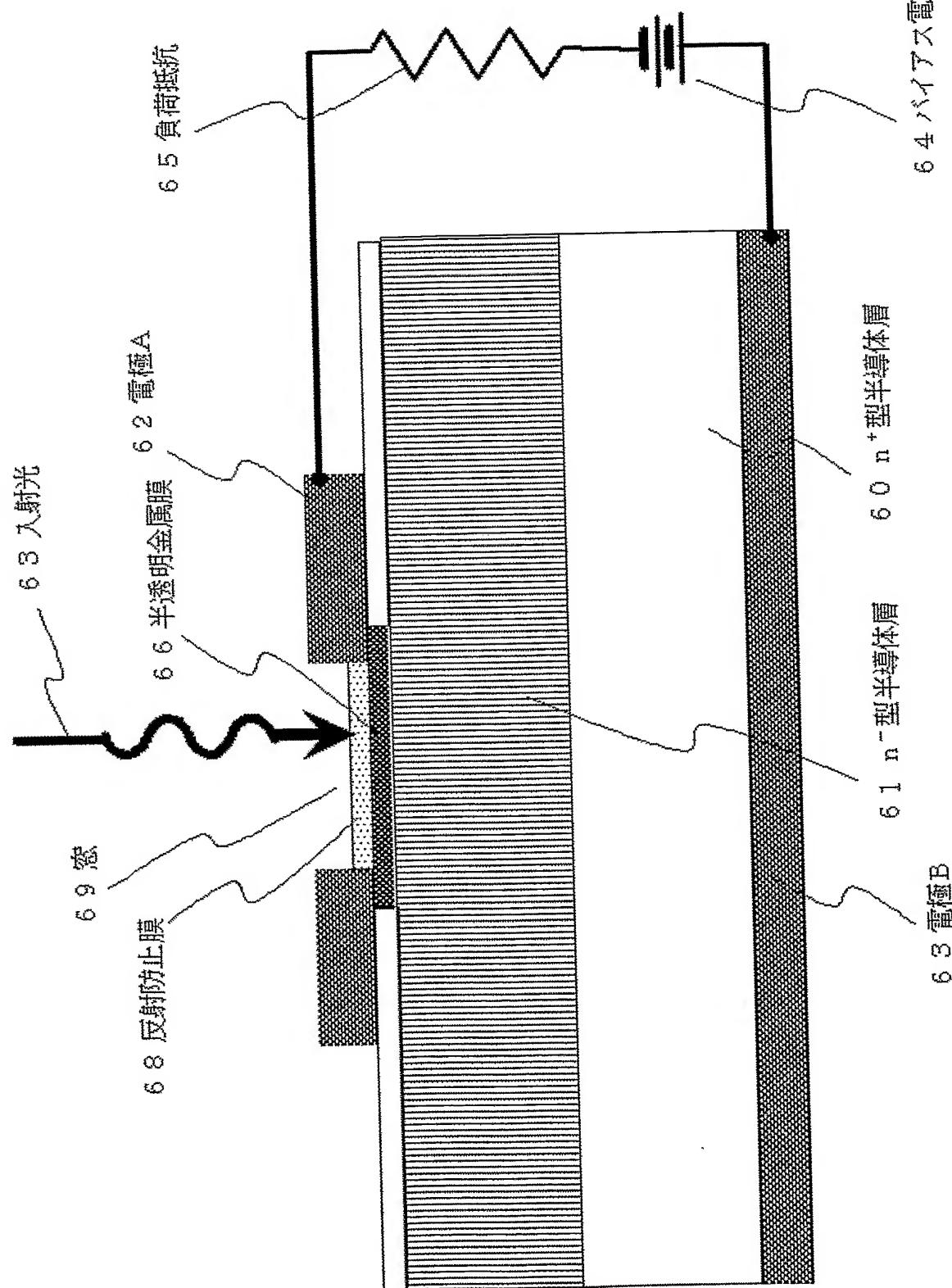
【図19】



【図20】



【図21】



【書類名】要約書

【要約】

【課題】 フォトダイオードの応答を高速化するためには、電荷キャリア空乏層を薄くしてキャリア走行時間を短くすること、および電荷キャリア空乏層の面積を小さくして回路時定数を小さくする必要がある。

【解決手段】 直径が入射光の波長より小さな穴6と穴を中心とした周期的な凹凸を表面に有する導電膜4と、穴の底部で導電膜と接する半導体を備え、半導体に電気的に接続する電極と導電膜とを電気端子とする。導電膜の表面に入射する入射光を表面プラズモンの共鳴状態を生成し、増強される近接場光を介して光電変換する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2004-111403
受付番号	50400578919
書類名	特許願
担当官	第五担当上席 0094
作成日	平成16年 4月 6日

<認定情報・付加情報>

【提出日】 平成16年 4月 5日

特願 2004-111403

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社